

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-351848

(43)Date of publication of application : 21.12.2001

(51)Int.Cl. H01L 21/027  
H01L 21/02  
H01L 21/68

(21)Application number : 2000-170583

(71)Applicant : TOKYO ELECTRON LTD

(22)Date of filing : 07.06.2000

(72)Inventor : TATEYAMA MASANORI  
OKUBO KENICHI  
OKURA ATSUSHI

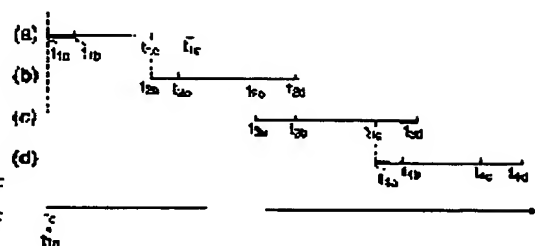
## (54) SUBSTRATE TREATMENT SYSTEM AND SUBSTRATE TREATMENT METHOD

### (57)Abstract:

PROBLEM TO BE SOLVED: To select an optimum treatment unit.

SOLUTION: In this substrate treatment method, substrates which are not treated yet are led out from a cassette in order, transferred to a plurality of treatment units in order and treated in the treatment units, and the treated substrates to which all treatments are finished are returned to the cassette in order.

Treatment start prediction time wherein treatment of each lot is started and treatment finish prediction time wherein treatment of each of the lot is finished are calculated regarding at least two treatments, on the basis of a recipe which corresponds to at least one lot and includes treatment conditions corresponding to each of the lots. At least one optimum treatment unit wherein treatment of each of the lots is optimized on the basis of the treatment start prediction time and the treatment finish prediction time is selected for each of the lots.



## LEGAL STATUS

[Date of request for examination] 30.08.2002

[Date of sending the examiner's decision of rejection] 05.10.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] Pick out an unsettled substrate from a cassette one by one, and sequential conveyance is carried out at two or more processing units. It is the substrate processing system which returns to a cassette the substrate [ finishing / processing ] which processed the substrate in the processing unit of these plurality, and all processings ended one by one. Loading / unload section which pays out the cassette which held two or more processed substrates which receive the cassette which held two or more unsettled substrates equivalent to a part for one lot, and are equivalent to a part for one lot, The processing section equipped with two or more processing units which perform two or more processings to a substrate, A conveyance means for it to be arranged at said processing circles, to deliver a substrate between said loading / unload section, and to convey a substrate one after another to said processing unit, A procedure setting means to set up procedure including the processing conditions which correspond for every lot at least, respectively, The processing initiation prediction time amount by which processing of each processing unit is started for every lot based on said set-up procedure, The processing termination prediction time amount which processing of each processing unit ends for every lot is computed about at least two processings. The substrate processing system characterized by coming to provide a data-processing means to choose at least one optimal processing unit which makes processing for every lot the optimal based on these processing initiation prediction time amount and processing termination prediction time amount for every lot.

[Claim 2] Two or more processings which can share a predetermined processing unit are mutually set up with said procedure setting means among processings of said plurality. Said data-processing means At least one of the processing units which are not used for every lot and in which said common use is possible is not used. The substrate processing system according to claim 1 characterized by choosing at least one optimal processing unit from a non-used unit by the 1st lot processing when the procedure of the next lot processing of the 1st lot processing cannot be reached in the unit used by the 1st lot processing.

[Claim 3] Said data-processing means is a substrate processing system according to claim 1 characterized by choosing said optimal processing unit from said processing termination prediction time amount in the lot of 1 sequentially from the unit which reaches said procedure by said processing initiation prediction time amount in the following lot for a short time.

[Claim 4] Said data-processing means is a substrate processing system according to claim 1 characterized by computing the control start time which starts control for said processing unit to reach the procedure of degree lot after processing with the lot of 1 is completed before processing with degree lot is completed.

[Claim 5] For said procedure, said processing unit is a substrate processing system according to claim 1 characterized by including laying temperature for said every heat treatment unit for every lot including at least two heat treatment units.

[Claim 6] Said data-processing means is a substrate processing system according to claim 5 characterized by choosing the optimal processing unit from two or more heat treatment units based on said laying temperature.

[Claim 7] Said data-processing means is a substrate processing system according to claim 5 characterized by choosing the optimal processing unit based on the heating characteristic curve and cooling characteristic curve which possessed the storage means which memorized the heating characteristic curve

and cooling characteristic curve of said heat treatment unit, and were memorized by this storage means.

[Claim 8] Said data-processing means is a substrate processing system according to claim 7 characterized by computing the start time which starts the temperature control of this heat treatment unit based on said processing termination prediction time amount, processing initiation prediction time amount, a heating characteristic curve, and a cooling characteristic curve.

[Claim 9] It is the substrate processing system according to claim 1 which said data-processing means possesses a storage means, and is characterized by this data-processing means computing said processing initiation prediction time amount and processing termination prediction time amount based on the procedure of the past memorized by this storage means, and its end time.

[Claim 10] Said data-processing means is a substrate processing system according to claim 1 characterized by computing said processing initiation prediction time amount and processing termination prediction time amount based on the termination prediction time amount which predicts the processing timing for one lot, and the processing cycle time of said processing unit.

[Claim 11] Said termination prediction time amount is a substrate processing system according to claim 10 characterized by being the 1st termination prediction time amount after one substrate of the beginning for one lot is carried in to said processing unit until the first substrate returns to loading / unload section.

[Claim 12] Said termination prediction time amount is a substrate processing system according to claim 10 characterized by being the 2nd termination prediction time amount after one substrate of the beginning for one lot is carried in to said processing unit until all the substrates for one lot are carried in to said processing unit.

[Claim 13] Said termination prediction time amount is a substrate processing system according to claim 10 characterized by being the 3rd termination prediction time amount after one substrate of the beginning for one lot is carried in to said processing unit until all the substrates for one lot return from said processing unit to loading / unload section.

[Claim 14] Said data-processing means is a substrate processing system according to claim 1 characterized by providing a storage means to memorize the elapsed time from said cassette exchangeable time amount to the completion time amount of cassette exchange.

[Claim 15] Pick out an unsettled substrate from a cassette one by one, and sequential conveyance is carried out at two or more processing units. It is the substrate art which returns to a cassette the substrate [ finishing / processing ] which processed the substrate in two or more processing units, and all processings ended one by one. The processing initiation prediction time amount which starts the processing for every lot based on procedure including the processing conditions which are equivalent to a part for at least 1 lot, and correspond for every lot, The substrate art characterized by choosing at least one optimal processing unit which computes the processing termination prediction time amount which ends the processing for every lot about at least two processings, and makes processing for every lot the optimal based on these processing initiation prediction time amount and processing termination prediction time amount for every lot.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the substrate processing system and substrate art which perform a series of processings to various processed substrates, such as a semi-conductor wafer and a glass substrate for liquid crystal displays.

[0002]

[Description of the Prior Art] In the manufacture process of a semiconductor device or the glass substrate for liquid crystal displays (LCD substrate), a detailed circuit pattern is formed using the technique of a photolithography. According to the photolithography technique, after applying and forming a resist on the front face of processed substrates, such as a LCD substrate and a semi-conductor wafer, this is exposed to a predetermined pattern and a predetermined circuit pattern is formed by carrying out a development and etching processing further.

[0003] As for this photolithography process, sheet processing-ization is progressing with diameter[ of macrostomia ]-izing of a semi-conductor wafer in recent years. For example, in the compound processing system which performs resist spreading processing and a development within one system, it picks out one wafer at a time from Cassette CR, and processes one wafer at a time within a processing unit, and returning one wafer [ finishing / processing ] W at a time to a cassette is performed. A semi-conductor wafer is dealt with considering 25 sheets as one lot, and the recipe, i.e., the processing program defined according to the individual, is set up for every lot. Heat treatment conditions, such as prebaking temperature and postbake temperature, follow the recipe, and the wafer W belonging to the same lot is heat-treated on the same conditions.

[0004]

[Problem(s) to be Solved by the Invention] By the way, each processing unit in such a compound processing system can be processed if it has one unit to each processing. However, if all processes are performed only in one unit to single processing, a system-wide throughput will fall by difference of the processing time between the unit which processing takes long duration, and the unit which can be managed in a short time. Then, the so-called uniprocessing multi-unit method which processing takes long duration and which prepares two development units, for example, prevents \*\*\* of processing, and improves a throughput is taken. Furthermore, although cooling processing and heat treatment are processes which are [ in a processing flow / multiple-times ] necessary, they can be processed in the same unit only by processing conditions changing, for example. Therefore, efficient processing will be attained, if it is not necessary to assign one unit to the process in each flow at a time and each flow shares all heat treatments or cooling processings.

[0005] in processing in two or more processing units to one processing in this way, in order [ moreover, ] to process without a mutual unit interfering in the duplicate processing -- a certain processing -- a certain unit -- \*\* -- the processing unit needed to be set up, before carrying out real processing initiation so that it may say.

[0006] However, if a heat treatment unit is taken for an example, for example, the baking unit which is the 1st lot processing will be used as a PURIBE king unit. In using the baking unit as a PURIBE king unit by the 2nd following lot processing If the laying temperature of the PURIBE king of the beginning of 120 degrees C and the 2nd lot processing considers as 180 degrees C, even if the laying temperature of the PURIBE king

of the last of the 1st lot processing heats the heater in a heat treatment unit, it will require long duration. Therefore, by the technique of specifying a processing unit in this way, a time amount part throughput until it heats and reaches laying temperature falls.

[0007] Then, the baking unit used by the 1st lot processing that such a throughput fall should be avoided is not specified, but a non-used baking unit is chosen. Consecutive processing becomes possible, without only heater heating time interrupting processing by this, if the non-used baking unit is heated beforehand. However, in order to heat the baking unit which was not used by the 1st lot processing from room temperature extent, long duration is required too, the amount of electric supply to a heater also becomes high, and power consumption also becomes high. Moreover, there is not necessarily a baking unit which was not necessarily used by the 1st lot processing on the occasion of unit selection of the 2nd lot processing.

[0008] The place which it was made in order that this invention might solve the above-mentioned technical problem, and is made into the purpose is to offer the substrate processing system and substrate art which choose the optimal processing unit.

[0009]

[Means for Solving the Problem] According to the 1st viewpoint of this invention, this invention picks out an unsettled substrate from a cassette one by one. Carry out sequential conveyance at two or more processing units, and a substrate is processed in the processing unit of these plurality. It is the substrate processing system which returns the substrate [ finishing / processing ] which all processings ended to a cassette one by one. Loading / unload section which pays out the cassette which held two or more processed substrates which receive the cassette which held two or more unsettled substrates equivalent to a part for one lot, and are equivalent to a part for one lot, The processing section equipped with two or more processing units which perform two or more processings to a substrate, A conveyance means for it to be arranged at said processing circles, to deliver a substrate between said loading / unload section, and to convey a substrate one after another to said processing unit, A procedure setting means to set up procedure including the processing conditions which correspond for every lot at least, respectively, The processing initiation prediction time amount which starts the processing for every lot based on said set-up procedure, The processing termination prediction time amount which ends the processing for every lot is computed about at least two processing units. The substrate processing system characterized by coming to provide a data-processing means to choose at least one optimal processing unit which makes processing for every lot the optimal based on these processing initiation prediction time amount and processing termination prediction time amount for every lot is offered.

[0010] Here, with procedure, the information which specifies the processing unit which should be processed at least is included. Process recipes, such as the real processing time in each processing unit and process conditions in the unit, are included still more preferably.

[0011] Thus, the optimal processing unit which computes the processing initiation prediction time amount by which processing of each processing unit is started, and the processing termination prediction time amount which processing of each processing unit ends for every lot based on procedure, and is made the optimal in the processing for every lot based on these processing start time and processing termination prediction time amount is chosen. Thereby, processing by other conditions can be smoothly started from termination of the processing in each processing unit.

[0012] There is a processing unit which is not used for every lot preferably, and the optimal processing unit is chosen from the processing unit which is not used [ the ]. Even if it can reach the recipe of degree lot by this about no processing units used with a certain lot, the optimal processing unit which fulfills processing conditions can be chosen.

[0013] Preferably, a data-processing means chooses the optimal processing unit from said processing termination prediction time amount in the lot of 1 sequentially from the unit which reaches procedure by said processing initiation prediction time amount in the following lot for a short time. While being able to lessen the controlled variable (for example, the amount of electric supply to the heater in a heat treatment unit) of a processing unit until it reaches procedure by this and being able to attain small electrification, the processing cycle time in the steady state of a system can be shortened.

[0014] Preferably, in a processing unit, procedure contains laying temperature for every heat treatment unit for every lot including at least two heat treatment units. Moreover, based on laying temperature, the optimal processing unit is preferably chosen from two or more heat treatment units. It can choose sequentially from a unit with early approaching laying temperature by this, for example, small electrification

of being able to lessen the amount of electric supply to the heating device in a heat treatment unit can be attained.

[0015] Preferably, a data-processing means possesses the storage means which memorized the heating characteristic curve and cooling characteristic curve of a heat treatment unit, and chooses the optimal processing unit based on the heating characteristic curve and cooling characteristic curve which were memorized by this storage means. Moreover, a data-processing means possesses a storage means and this data-processing means computes said processing initiation prediction time amount and processing termination prediction time amount based on the procedure of the past memorized by this storage means, and its end time.

[0016] Moreover, a data-processing means computes preferably the start time which starts the temperature control of this heat treatment unit based on said processing termination prediction time amount, processing initiation prediction time amount, a heating characteristic curve, and a cooling characteristic curve. Thereby, lot consecutive processing can be performed in the shortest temperature control time amount. For example, a heater is formed in a unit and the time amount which starts the electric supply to this heater is computed. Thereby, the electric supply timing to a heater is known, and the amount of electric supply can be controlled to min.

[0017] Moreover, a data-processing means computes said processing initiation prediction time amount and processing termination prediction time amount preferably based on the termination prediction time amount which predicts the processing timing for one lot, and the processing cycle time of said processing unit. Thereby, processing initiation prediction time amount and processing termination prediction time amount are computable simple. In addition, the 1st termination prediction time amount after, as for termination prediction time amount, one wafer W of the beginning for one lot is carried in to said processing unit until the first wafer W returns to loading / unload section, The 2nd termination prediction time amount after one wafer W of the beginning for one lot is carried in to said processing unit until all the wafers W for one lot are carried in to said processing unit, Any of the 3rd termination prediction time amount after one wafer W of the beginning for one lot is carried in to said processing unit until all the wafers W for one lot return from said processing unit to loading / unload section 2 are sufficient.

[0018] Moreover, a data-processing means possesses preferably a storage means to memorize the elapsed time from said cassette exchangeable time amount to the completion time amount of cassette exchange. Even when an operator neglects cassette exchange and lot consecutive processing is interrupted by this, the temperature control start time which starts the temperature control in a heat treatment unit can be amended. Therefore, temperature control exact also in such a case becomes possible. In addition, cassette exchangeable time amount is the time amount which can exchange cassettes for the next lot processing in order to perform continuation lot processing. and when it goes through this exchangeable time amount and cassettes are exchanged According to another viewpoint of this invention which says time amount which continuation lot processing interrupts, again this invention Pick out an unsettled substrate from a cassette one by one, and sequential conveyance is carried out at two or more processing units. It is the substrate art which returns to a cassette the substrate [ finishing / processing ] which processed the substrate in two or more processing units, and all processings ended one by one. The processing initiation prediction time amount which starts the processing for every lot based on procedure including the processing conditions which are equivalent to a part for at least 1 lot, and correspond for every lot at least, The processing termination prediction time amount which ends the processing for every lot is computed, and the substrate art characterized by choosing at least one optimal processing unit which makes processing for every lot the optimal based on these processing initiation prediction time amount and processing termination prediction time amount for every lot is offered.

[0019]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained, referring to a drawing.

[0020] (The 1st operation gestalt) Drawing 1 - drawing 3 are drawings showing the whole substrate processing-system 1 configuration of this invention. This substrate processing system 1 is equipped with loading / unload section 2 which takes out Wafer W one by one, the process processing section 3 which performs resist liquid spreading and process processing of development to the wafer W taken out by loading / unload section 2, and the interface section 4 which delivers the wafer W with which resist liquid was applied to the aligner 12 as the processing section from the cassette CR by which the wafer W as a

substrate was held. The 2nd subarm device 10 is formed in the interface section 4. Wafer W receives in an aligner 12 according to this 2nd subarm device 10, and is passed. Loading / unload section 2 is equipped with the installation base 5 the cassette CR contained per 25 sheets is taken in and out of which for the semi-conductor wafer W.

[0021] As shown in drawing 1, in loading / unload section 2 in the location of positioning height 5a on the installation base 5 The cassette CR to four pieces turns each wafer entrance to the process processing section 3 side, and are laid in the direction of X by the single tier, for example. [ two or more ] The 1st subarm device 6 movable in the wafer array direction (Z direction; perpendicular direction) of the wafer W held in this cassette array direction (the direction of X) and Cassette CR accesses each cassette CR alternatively. This subarm device 6 is accessible on four stages 5-1 to 5-4 on the installation base 5.

[0022] Furthermore, this 1st subarm device 6 is constituted free [ rotation ] in the direction of theta, and can be delivered now to the Maine arm device 7 in which this wafer W was formed by the process processing section 3. Moreover, the alignment unit (ALIM) and extension unit (EXT) which belong to the multistage unit section of 3rd processing unit group G3 by the side of the process processing section 3 so that it may mention later can also be accessed now.

[0023] Delivery of the wafer W between loading / unload section 2, and the process processing section 3 is performed through 3rd unit group G3. A multiple-processes processing unit is accumulated on a vertical mold, and this 3rd processing unit group G3 constitutes it, as shown in drawing 3 R> 3. Namely, the cooling unit to which this processing unit group G3 carries out cooling processing of the wafer W (COL), The adhesion unit which performs hydrophobing processing which raises fixable [ of the resist liquid to Wafer W ] (AD), The extension unit for making the alignment unit (ALIM) and Wafer W which carry out alignment of Wafer W stand by (EXT), Four baking units (BAKE101-BAKE104) which perform various heat treatments (PREBAKE, PEBAKE, POBAKE) are accumulated upwards from the bottom one by one, and it is constituted.

[0024] Delivery in the Maine arm device 7 of Wafer W is performed through an extension unit (EXT) and an alignment unit (ALIM).

[0025] moreover, the 1- which contains 3rd processing unit group G3 around this Maine arm device 7 as shown in drawing 1 -- it is prepared so that the 5th processing unit group G1-G5 may surround this Maine arm device 7. Other processing unit groups G1, G2, G4, and G5 accumulate various kinds of processing units in the vertical direction, and are constituted by the target. [ as well as 3rd processing unit group G3 mentioned above ]

[0026] On the other hand, the Maine arm device 7 has equipped the Maine arm 8 free [ rise and fall in the vertical direction (Z direction) ] inside the tubed guide 9 touched a total in the vertical direction, as shown in drawing 3. It connects with the revolving shaft of a motor (not shown), and with the rotation driving force of this motor, the tubed guide 9 can rotate the above-mentioned revolving shaft to the Maine arm 8 and one as a core, and, thereby, can rotate the Maine arm 8 freely in the direction of theta. In addition, the tubed guide 9 may be constituted so that it may connect with another revolving shaft (not shown) which rotates by the motor. Wafer W can be made to access arbitration to each processing unit of each processing unit groups G1-G5 by driving the Maine arm 8 in the vertical direction, as described above now.

[0027] From the bottom, two cooling units (COL), an extension unit (EXT), a cooling unit (COL), and four baking units (BAKE101-BAKE104) are accumulated one by one upwards, and the 4th processing unit group G4 constitutes them, as shown in drawing 3.

[0028] In addition, the 5th processing unit group G5 is formed alternatively, and consists of this example like the 4th processing unit group G4. moreover, this 5th processing unit group G5 is held movable with a rail 11 -- having -- the Maine arm device 7 and the 1- maintenance processing to the 4th processing unit group G1-G4 can be easily performed now.

[0029] When this invention is applied to the substrate processing system shown in drawing 1 - drawing 3, since each processing unit accumulates up and down and is constituted by the formula, the installation area of equipment can be decreased remarkably.

[0030] The above-mentioned substrate processing system 1 is installed in the clean room in which the downflow of clarification air was formed. The flow of the clarification air in a system 1 is explained using drawing 4 and drawing 5. The downflow of clarification air is uniquely formed also in the interior of a system 1, and he is trying for this to raise the cleanliness of each part of a processing system 1, as shown



in drawing 4 . The air supply rooms 41, 42, and 43 are formed above loading / unload section 2, the process processing section 3, and the interface section 4. ULPA filters 44, 45, and 46 which have a protection-against-dust function in the inferior surface of tongue of each air supply rooms 41, 42, and 43 are attached.

[0031] Moreover, as shown in drawing 5 , the air conditioning equipment 51 is installed the exterior of a processing system 1, or back, air is introduced into each air supply rooms 41, 42, and 43 through piping 52 from this air conditioning equipment 51, and air purer than ULPA filters 44, 45, and 46 of each air supply rooms 41, 42, and 43 is supplied to each part 2, 3, and 4 by the downflow. The air of this downflow is brought together in the exhaust port 54 of a pars basilaris ossis occipitalis through the ventilating hole 53 prepared in the part where the system 1 lower part is suitable, and is collected from this exhaust port 54 by the air conditioning equipment 51 through piping 55. [ many ]

[0032] Moreover, in the process processing section 3, ULPA filter 56 is formed in the head-lining side of the resist coater (COT) arranged at the lower berth in the multistage unit of the 1st and 2nd groups G1 and G2, and the air from an air conditioning equipment 51 is sent to ULPA filter 56 through the piping 57 which branched from piping 52. Temperature and humidity regulator 57a are prepared in the middle of this piping 57, and the clarification air of the predetermined temperature suitable for a resist spreading process and humidity is supplied to a resist coater (COT). And humidity and a temperature sensor 58 are formed near the blowdown side of ULPA filter 56, the controller 59 by which the sensor output controls temperature and humidity regulator 57a is given, and the temperature and humidity of clarification air can control now by the feedback method correctly.

[0033] In drawing 4 , the opening DR for Wafer W and a conveyance arm to go in and out is formed in the side attachment wall facing each spinner mold processing unit (COT) and the Maine arm device 7 of (DEV). The shutter (not shown) is attached in each opening DR in order to make it particle etc. not enter into the Maine arm device 7 side from each unit.

[0034] The air amount of supply and displacement to the conveyance room 21 are controlled by the air conditioning equipment 51, and the internal pressure of the conveyance room 21 is set up more highly than the internal pressure of a clean room. The air current which goes to the conveyance room 21 from a clean room or the interior of Cassette CR by this is formed, and particle stops invading in the conveyance room 21 as this result. Moreover, the internal pressure of the process processing section 3 is set up still more highly than the internal pressure of the conveyance room 21. The air current which goes to the process processing section 3 from the conveyance room 21 by this is formed, and particle stops invading into the process processing section 3 as this result.

[0035] Drawing 6 is drawing showing the whole heat treatment unit (BAKE) configuration arranged at the process processing section 3 of the above-mentioned substrate processing system 1, (a) is a plan and (b) is drawing of longitudinal section.

[0036] As shown in drawing 6 , this heat treatment unit (BAKE) has the base block 62. A base block 62 consists of base-block pars-basilaris-ossis-occipitalis 62b which specifies the pars basilaris ossis occipitalis as base-block flank 62a which specifies nothing and its flank for a concave configuration. Furthermore, the level shield 63 is horizontally attached in the location of the predetermined height of this base-block flank 62a to base-block pars-basilaris-ossis-occipitalis 62b. The circular opening 64 is formed in the level shield 63, and the hot plate 65 is held as a heating device in this opening 64. The hot plate 65 is supported by the level shield 63 with the support plate 66.

[0037] The processing room 67 as a chamber which heat-treats is prescribed by base-block flank 62a, the level shield 63, and covering 68. Openings 67A and 67B are formed in a transverse-plane [ of the processing room 67 ], and tooth-back side, respectively, and carrying-in taking out of the wafer W is carried out through Openings 67A and 67B at the processing room 67.

[0038] Penetration formation of the three holes 69 is carried out at a hot plate 63, and the lift pin 70 is inserted in each hole 69 as a wafer W maintenance fixture, respectively. Connection support of the three lift pins 70 is carried out at an arm 71, and connection support of the arm 71 is carried out at rod 72a of the perpendicular cylinder 72. If rod 72a is made to project from the perpendicular cylinder 72, the lift pin 70 will project and Wafer W will be lifted from a hot plate 65.

[0039] The height of the lift pin 70 which supports three wafers W can be adjusted. In the case of the low shown in a continuous line, the lift pin 70 does not project from hot plate 65 front face. Therefore, although spacing of the Wafer W and hot plate 65 front face which were held by the lift pin 70 is 0mm theoretically,

the pro squeak tee in an actual equipment configuration is about 0.1 micrometers. As for the high level shown with a broken line, the lift pin 70 projects 18mm from hot plate 65 front face, for example. In this high level, delivery of Wafer W is made from other processing units according to the Maine arm device 7. [0040] As shown in drawing 6 (b), the ring-like shutter 73 is attached in the periphery enclosure of a hot plate 65. The shutter 73 is supported by rod 76a of the perpendicular cylinder 76 possible [ rise and fall ] through the arm 75. Although it has evacuated to the low location at the time of un-processing, this shutter 73 goes up at the time of processing, and is located between a hot plate 65 and covering 68. It is arranged at the inner circumference of a shutter 73 so that the ring-like supply ring 74 may enclose a hot plate 65. And nitrogen gas or air (coolant gas) blows off from the air hole (not shown) prepared in the supply ring after the shutter 73 had gone up. In addition, many air holes (not shown) are prepared at intervals of the pitch of 2 degrees of central angles in accordance with the peripheral surface of a shutter 73.

[0041] The exhaust port 78 which is open for free passage to an exhaust pipe 77 is carrying out opening in the center of covering 68. The gas which occurs through this exhaust port 78 at the time of heat-treatment etc. is exhausted. The exhaust pipe 77 is open for free passage into the duct which the duct 79 (or 80) by the side of an equipment transverse plane or others does not illustrate.

[0042] Machine room 81 is formed under the level shield 63. The perimeter is prescribed to machine room 81 by the side attachment wall of a duct 79, a side attachment wall 82, and base-block pars-basilaris-ossis-occipitalis 62b. The hot plate support plate 66, the shutter arm 75, the lift pin arm 71, the rise-and-fall cylinder 72, and the rise-and-fall cylinder 76 are formed in machine room 81.

[0043] As shown in drawing 6 (a), four projections 83 are formed in the top face of a hot plate 65, and Wafer W is positioned by these four projections 83. Moreover, if two or more small projections (not shown) are prepared in the top face of a hot plate 65 and Wafer W is laid on a hot plate 65, the crowning of these smallness projection will contact Wafer W. Between Wafer W and a hot plate 65, a minute gap (about 0.1mm) is formed by this, and the inferior surface of tongue of Wafer W becomes dirty or gets damaged.

[0044] Dispersion in heat treatment temperature, i.e., the inequality of target temperature and real processing temperature, is permitted in the range which does not affect the quality of the semiconductor device used as a product substantially. If Wafer W is heat-treated in the temperature region exceeding this tolerance, the desired resist film will not be obtained. Then, in order to obtain the desired photoresist film, sensor 65b included in the hot plate 65 detects the temperature of a hot plate 65, and feedback control of the amount of electric supply to heater 65a which consists of a thermocouple based on the detection temperature is carried out. Sensor 65b is connected to the controller 59.

[0045] Drawing 7 is the control-block Fig. of the substrate processing system 1. Maine panel 2a for performing the control and actuation of the whole system of a recipe setup as procedure, registration of a wafer flow, alarm processing, etc. is prepared in the transverse-plane side outer wall of loading / unload section 2. This Maine panel 2a is a touch sensor method, and actuation to equipment is performed by touching the input part displayed on the screen using a direct touch pen.

[0046] Maine panel 2a is connected to the controller 59, and data, such as a recipe inputted by Maine panel 2a, are outputted to a controller 59. A controller 59 controls delivery and these each part for the control command of each part based on data, such as a recipe, to loading / unload section 2, the process processing section 3, the interface section 4, and an aligner 12. Although the controller 59 is shown by drawing 7 out of the system 1 as a \*\* type block diagram, it is arranged in loading / unload section 2 in fact.

[0047] Moreover, in the controller 59, processor 59a and memory 59b are prepared. Processor 59a is a part which performs various data processing about calculation of termination prediction time amount, selection of the optimal heat treatment unit, temperature, humidity control for example, in the process processing section 3, etc.

[0048] Termination prediction time amount is a concept including three kinds of termination prediction time amount, the 1st, the 2nd, and the 3rd. Prediction time amount after, as for the 1st termination prediction time amount, the wafer W of the beginning for one lot is carried in to the process processing section 3 until the first wafer W is discharged by loading / unload section 2, The 2nd termination prediction time amount is prediction time amount after the wafer W of the beginning for one lot is carried in to the process processing section 3 until the last wafer W is carried in. The 3rd termination prediction time amount Time amount after the wafer W of the beginning for one lot is carried in to the process processing section 3

from loading / unload section 2 until the last wafer W returns to loading / unload section 2 is said. In addition, it is taken out from the single cassette CR and the wafer W processed sequentially is called in the unit of one lot.

[0049] This termination prediction time amount is computed by for example, memory 59b based on the termination prediction function memorized beforehand. In addition, the end time data corresponding to the recipe and it by the past process processing are memorized at memory 59b instead of this termination prediction function, and you may compute by processor 59a based on the data of this past. When there are no data of the past which is in agreement with the recipe which should be processed when based on the past process processing, it can compute with reference to the end time based on an unit similar, for example or two or more recipes similar, for example.

[0050] When the process processing time of the transient to which two or more wafers W are processed in juxtaposition within each processing unit, and the cycle time (T1, T2, ...) for every lot in the so-called steady state to which rate-limiting [ of the processing ] is carried out by other processing units is known, and rate-limiting [ of the processing ] is not carried out by other processing units is known, based on the information, it may compute from a process recipe. As for the time amount of 1 cycle of each lot (T1, T2, ...), it is desirable to be determined based on the duration per set of the unit with the longest duration which carries out rate-limiting [ of the processing ] among the processing conditions set to the corresponding lot.

[0051] in addition, that a transient is set up in this case specifies by time amount until the wafer W of the first lot reaches processing in a predetermined unit -- having -- after that -- the first 1 lot eye -- the cycle time of T1, and 2 lot eye -- the cycle time of T2, and 3 lot eye -- cycle-time -- of T3, and s lot eye -- cycle-time -- of Ts -- as -- a steady state is specified.

[0052] Furthermore, as for the cycle time of a steady state changing to Ts+1 from Ts, it is desirable to be determined by these cycle times Ts and the merits and demerits of Ts+1.

[0053] When the wafer W of the beginning of 2 lot eye begins to be supplied at the process processing section 3 in Ts < Ts + 1, the 2nd termination prediction time amount of 1 lot eye is the change of the cycle time. This is because processing will carry out rate-limiting if it processes by Ts with the short cycle time if long 2 lot eye of the cycle time enters.

[0054] The time amount by which the wafer W of the last of 1 lot eye is returned from the process processing section 3 at Cassette CR in Ts > Ts + 1, i.e., the 3rd termination prediction time amount of 1 lot eye, is the change of the cycle time.

[0055] following and the 1- the calculation technique of the 3rd termination prediction time amount is explained using drawing 8 which shows an example of the timing chart of the real processing to 1 lot eye - 4 lot eye. Drawing 8 (a) - (d) shows the duration (t1 a-t1d, t2 a-t2d, t3 a-t3d, t4 a-t4d) of 1 - 4 lot eye, respectively. The duration of a lot is time amount after Wafer W is carried in to the process processing section 3 from Cassette CR until all the wafers W return to Cassette CR.

[0056] When, as for t1a, t2a, t3a, and t4a, the wafer W of the corresponding lot starts carrying in in the process processing section 3, The inside of the wafer W of the lot with which t1b, t2b, t3b, and t4b correspond, When the wafer W processed in the process processing section 3 has returned to Cassette CR first, When the wafer W of the lot with which t1c, t2c, t3c, and t4c correspond is altogether carried in to the process processing section 3, the time of all the wafers W of the corresponding lot having returned from the process processing section 3 to Cassette CR is shown t1d, t2d, t3d, and t4d. Therefore, in tb, tc shows the 2nd termination prediction time amount, and td shows the 3rd termination prediction time amount for the 1st termination prediction time amount.

[0057] As shown in this timing chart, four cassettes are handled so that t1 c=t2a, t2 c=t3a, and t3 c=t4a may be materialized. When starting wafer W processing of 1 lot eye from this equality, termination prediction time amount is computable absolutely from the lot consecutive-processing initiation time about all lots. Namely, =(absolutely termination prediction time amount [ 2 lot eye ]) (2nd termination prediction time amount of 1 lot eye)+ (termination prediction time amount of 2 lot eye), =(2nd termination prediction time amount of 1 lot eye)+ (2nd termination prediction time amount of 2 lot eye), (Absolutely termination prediction time amount [ 3 lot eye ]) (Absolutely termination prediction time amount [ 4 lot eye ]) It becomes =(2nd termination prediction time amount of 1 lot eye)+(termination prediction time amount of 2 lot eye) + (3rd termination prediction time amount of 3 lot eye).

[0058] From these, the k-th lot is termination prediction time amount tkalpha=t1c+t2c+ absolutely. -- It

turns out that it is expressed with  $t_k$ . therefore,  $k$ -th 1st termination prediction time amount  $t_{k\alpha(1)} = t_1 + t_2 + \dots + t_k$  and  $k$ -th 2nd termination prediction time amount  $t_{k\alpha(2)} = t_1 + t_2 + \dots + t_k$  it is set to  $t_k$  and  $k$ -th termination prediction time amount  $t_{k\alpha(3)} = t_1 + t_2 + \dots + t_k$  [ 3rd ].

[0059] Processor 59a chooses a suitable heat treatment unit based on the 1st termination prediction time amount computed in this way, the 2nd termination prediction time amount, and the 3rd termination prediction time amount. the 1- the flow of the data which processor 59a computes by selection of the optimal unit from calculation of the 3rd termination prediction time amount is shown in drawing 9 . Heat treatment termination prediction time amount is each heat treatment unit, heat treatment initiation prediction time amount is each heat treatment unit about the time amount which ends heat treatment of the wafer W of the last of the target lot, and the time amount which starts heat treatment of the wafer W of the beginning of the target lot is shown. It says that it will be in the condition that Wafer W is laid for example, on the hot plate 65 "which ends heat treatment", and Wafer W is laid for example, on the hot plate 65 says that it will be in the condition of carrying out the lift rise of the lift pin 70, and separating Wafer W from a hot plate 65, and "starts heat treatment", carry out the lift down of the lift pin 70, and Wafer W contacts a hot plate 65 substantially.

[0060] the setup time and laying temperature -- every lot -- and it is set up for every heat treatment unit. Moreover, the optimal unit means the time amount which starts the electric supply to heater 65a heating start time indicates the unit chosen as the order which approaches a desired heat characteristic for a short time by processor 59a to be to drawing 6 (b).

[0061] it is shown in drawing 9 -- as -- processor 59a -- first -- the 1- the 3rd termination prediction time amount -- being based -- every processing unit -- and heat treatment termination prediction time amount and heat treatment initiation prediction time amount are computed for every lot. And processor 59a chooses the optimal unit as this heat treatment termination prediction time amount and heat treatment initiation prediction time amount, the laying temperature and the setup time in each heat treatment unit, and the order that can reach the laying temperature of the lot which should be processed in a short time based on heating / cooling characteristic curve further accumulated in memory 59a.

[0062] In addition, an operator can determine the number of units to choose. When the number of selection units is plurality, the multiple selection of the unit which reaches laying temperature for a short time is made to order. Moreover, into a unit in use, when it cannot reach by time amount [ need / degree lot / to be heated ] and there is nothing, it chooses from an intact unit.

[0063] The selection of this heat treatment unit is as follows. To memory 59b, heating / cooling temperature characteristic curve shown in drawing 10 is memorized. Drawing 10 (a) shows a temperature characteristic curve in case drawing 10 (b) cools the temperature characteristic curve in the case of heating a heat treatment unit. These temperature characteristic curve is obtained from the temperature transition data in the past heat treatment, the design specification of the unit used, etc. In addition, although the example was shown in drawing 10 R> 0 (a) as a characteristic curve, two or more storage of the characteristic curve by which two or more starting temperature was given to memory 59b is carried out in fact, and two or more storage of the characteristic curve to which it fell similarly and to which two or more temperature was given is carried out. Based on the property shown in the heating characteristic curve shown in drawing 10 (a), temperature rises by starting electric supply to heater 65a in the place which the electric supply to heater 65a of a heat treatment unit stops, respectively after performing each heat treatment, temperature falls based on the property shown in the cooling characteristic curve shown in drawing 10 (b), and fell to further predetermined temperature.

[0064] As an example, when consecutive processing of four lots is set up, processing unit selection actuation is explained using the case where the PURIBE king unit (PREBAKE) of the 2nd - the 4th lot, a postexposure baking unit (PEBAKE), and a post baking unit (POBAKE) are chosen from eight baking units (BAKE) 101-108 shown in drawing 11 (a).

[0065] In this case, suppose that the processing conditions shown in drawing 12 are first set up by an operator's input or automatic setting of processor 59a. This processing condition consists of the number of every lot and the processing unit for every baking unit, laying temperature, and the setup time.

[0066] Drawing 11 (b) is drawing showing assignment of the baking units 101-108 about 1 lot eye. Baking of 1 lot eye is assigned to the baking units 101-104, respectively. The baking units 105-108 are not used by 1 lot eye.

[0067] As shown in this drawing, in processing of 1 lot eye, performing post baking (POBAKE) for

postexposure baking (PEBAKE) by the processing temperature of 150 degrees C and processing-time 30sec by the processing temperature of 120 degrees C and processing-time 30sec at the processing temperature of 180 degrees C and processing-time 40sec using the baking units 101 and 102 using the baking unit 103 using the baking unit 104 is set up in the PURIBE king (PREBAKE).

[0068] The processing termination prediction time amount of each heat treatment unit and processing initiation prediction time amount which were found based on termination prediction time amount are indicated to be the processing conditions set up as mentioned above to drawing 13 (a).

[0069] In this drawing, tPRE-E1, tPEB-E1, tPOB-E1, and tPOB-E2 show processing termination prediction time amount, and are the processing termination prediction time amount of the 1st set and the 2nd set of post baking at the processing termination prediction time amount list of the processing termination prediction time amount of the PURIBE king of the wafer W of the last [ in / to order / each processing unit of 1 lot eye ], and postexposure baking.

[0070] tPRE-S2, tPEB-S2a, tPEB-S2b, and tPOB-S2 show processing start time, and are the processing initiation prediction time amount of the PURIBE king of the first wafer [ in / to order / each processing unit of 2 lot eye ] W, the processing initiation prediction time amount of the 1st set and 2nd set exposure baking of posts, and the processing initiation prediction time amount of post baking.

[0071] The processing initiation prediction time amount of each unit of each [ these ] lot and processing termination prediction time amount are computable based on the 1st termination prediction time amount, the 2nd termination prediction time amount, the 3rd termination prediction time amount, the cycle times T1 and T2, and --. For example, when computing the processing initiation prediction time amount of the PURIBE king of 2 lot eye,  $t1\alpha(2)+3T1$  which is the time amount which the number of processing units with which the processing time of 1 cycle is given even to a PURIBE king was 3, and added 3 cycle times of 1 lot eye to the 2nd termination prediction time amount of 1 lot eye when  $T1>T2$  becomes the processing initiation prediction time amount of the PURIBE king of 2 lot eye.

[0072] Moreover, if the number of processing units with which the processing time of 1 cycle is given even to postexposure baking is 9 and sets to  $T1>T2$  when computing the processing termination prediction time amount of the post baking of 2 lot eye, for example The time amount which added setup-time 40sec of the post baking of 9 cycle times and 2 lot eye to the 2nd termination prediction time amount of 2 lot eye,  $t1\alpha(2)+9T1+40$  [ i.e., ], (sec) is the processing termination prediction time amount of the post baking of 2 lot eye. the same -- carrying out -- every lot -- and all processing initiation prediction time amount and processing termination prediction time amount are computable for every processing unit.

[0073] As shown in drawing 13 (a), processor 59a chooses a unit as the order which reaches laying temperature for a short time among the units which processing ended at temperature predetermined by the processing termination prediction time amount of each processing of 1 lot eye shown by O mark by the processing initiation prediction time amount of each processing of 2 lot eye shown by x mark of this drawing.

[0074] this selection technique -- for example, it judges whether processing is completed with the front lot by the processing initiation prediction time amount of a certain heat treatment, and judges whether there is any unit which temperature can be made to follow by the processing initiation prediction time amount of heat treatment which exists further out of the lot which processing has ended with the lot before that. And it chooses sequentially from the unit which can be brought close to a desired heat characteristic in a short time out of the unit which can be followed.

[0075] For example, it is called for that the wafer W of the beginning of 2 lot eye processes at 150 degrees C to time amount tPRE-S2. Then, it judges whether the unit by which processing was ended for processing by tPRE-E1 at 120 degrees C can make temperature follow the PURIBE king of the beginning of 2 lot eye by 1 lot eye. However, a setup for which the PURIBE king of 2 lot eye is asked by time amount tPRE-S2 cannot be reached. Even if this heats a unit from time amount tPRE-S2 before time amount tPRE-E1, it is because it sees from the heating characteristic curve shown in drawing 10 (a) and can judge [ can reach, cannot be and ] at 150 degrees C. Then, the unit which was performing the PURIBE king by 1 lot eye cannot be used. Moreover, at the time of tPRE-S2, since heat treatment of the last wafer W is not completed, the unit which was performing other heat treatments by 1 lot eye cannot be chosen. Therefore, the PURIBE king unit (PREBAKE) of 2 lot eye is chosen from the baking units 105-108 which are not used by 1 lot eye.

[0076] Moreover, for example, it is called for that the wafer W of the beginning of 2 lot eye processes at

180 degrees C to tPEB-S2a. The units which processing of 1 lot eye has ended by tPEB-S2a are the PURIBE king unit (PREBAKE) 104 and the postexposure baking unit (POBAKE) 103. then, both -- processor 59a judges whether any reach tPEB-S2a and a temperature gradient reaches 180 degrees C few. Desired temperature can be reached if it computes based on drawing 10 (a) and the heating cooling characteristic curve of (b) about the PURIBE king unit (PREBAKE) 104, and heating is started from tp. On the other hand, if it computes similarly about a postexposure baking unit (POBAKE), 180 degrees C cannot be reached by tPEB-S2a. As mentioned above, the unit 104 which performed postexposure baking of 1 lot eye is chosen as a unit 104 which performs the 1st set exposure baking of a post of 2 lot eye.

[0077] By such selection approach, the unit 103 which performed postexposure baking by 1 lot eye is used as a 2nd set exposure baking unit of posts of 2 lot eye, and either of the units 101,102 which performed post baking by 1 lot eye is used as a post baking unit of 2 lot eye.

[0078] Thus, assignment of the unit of selected 2 lot eye is shown in drawing 11 (c). Furthermore, drawing 13 (b) showed the heating cooling characteristic curve at the time of processing shifting to 3 lot eye from 2 lot eye. Assignment of the unit of 3 lot eye chosen from the result shown in drawing 13 (b) serves as drawing 10 (d).

[0079] In addition, it is drawing 13 (a) and (b), for example, the gap has produced tPRE-E1 and tPRE-S2 at the processing termination prediction time amount in a certain lot, and the processing start time in the following lot so that equally. Since conveyance time amount, a standby time, etc. until it is conveyed by the following lot from the unit by which the processing was performed after the processing termination prediction time amount in a certain lot are included, this has shifted by the time amount.

[0080] Furthermore, processor 59a computes the time amount (heating start time) which starts the heating based on the heating cooling characteristic curve shown in above-mentioned drawing 13 (a) and (b).

Specifically, the time amount shown on the intersection of the cooling characteristic curve of drawing 13 (a) and the heating characteristic curve of drawing 13 (b) in from processing termination prediction time amount to processing initiation prediction time amount turns into heating start time. For example, the heating start time of the PURIBE king unit (PREBAKE) 105 of 2 lot eye serves as tp. This heating start time is memorized by memory 59b, and if it reaches at predetermined heating start time, it will be controlled so that a controller 59 starts electric supply of heater 65a of each heat treatment unit.

[0081] Thus, processor 59a computes the heating start time in the heat treatment unit while choosing automatically the heat treatment unit which will make required time amount the shortest by the time it heats for every lot.

[0082] Moreover, the start button is prepared in Maine panel 2a, and substrate processing can be started when an operator touches. The completion of adjustment of the temperature and humidity in a system 1 and a setup of a recipe are completed, and this start button blinks blue in the phase which processing of calculation of termination prediction time amount or heating start time, selection of a heat treatment unit, etc. ended, and, thereby, can check that real processing initiation is possible.

[0083] The substrate treatment process performed with the processing system shown above is explained along with the flow chart of drawing 14 .

[0084] First, starting of the temperature in the substrate processing system 1 and humidity is performed (S141). The main power supply carbon button (not shown) prepared in the transverse-plane side outer wall of loading / unload section 2 is specifically pushed, and the power source of the system 1 whole is turned ON. Thereby, ventilation is started into a system 1 and adjustment of the temperature and humidity in a system 1 is started.

[0085] Next, a conveyance recipe, a process recipe, etc. are set up using Maine panel 2a (S142). Conveyance recipes are the contents of processing (for example, adhesion, a development, exposure, etc.) which should process, and the sequence of those. A setup of a recipe is performed by touching Maine panel 2a prepared in loading / unload section 2 with a touch pen.

[0086] Specifically, a step as shown in drawing 15 , and a processing unit are specified. In addition, although set up as a process all the processes to one lot - 4 lot are indicated to be to this drawing with this operation gestalt, it is easy to be natural even if it changes sequence and a processing unit for every lot.

[0087] Furthermore, the detailed processing conditions in each process are set up. Drawing 12 is drawing showing the example of a setting of the processing conditions of a heat treatment system. As shown in this drawing, the number of units required for processing, laying temperature, and the setup time are set up for every heat treatment about each lot. In addition, although having been shown in this drawing showed only



the heat treatment system, processing conditions, such as other liquid processings, can be similarly set as a detail.

[0088] Moreover, in a recipe setup, the number of sheets of the wafer W which processes further may be set up, and a sensor may detect the number of sheets of Wafer W automatically at the same time Cassette CR is laid in the installation base 5.

[0089] If a recipe etc. is set up as mentioned above, the flow of a recipe etc. will be displayed on Maine panel 2a. An operator judges whether the display screen of this Maine panel 2a is seen, and there is any error in the set-up recipe.

[0090] An operator lays the cassette CR by which predetermined number of sheets was held next in the installation base 5 (S143). Loading / unload section 2 detects the number of sheets of the wafer W in the held cassette CR by the sensor (not shown), and outputs a detecting signal to a controller 59.

[0091] On the other hand, when the recipe of a process is correctly set up using Maine panel 2a as above-mentioned, a controller 59 makes automatic selection of the heat treatment unit for every lot based on this recipe etc., and computes the heating start time of each unit (S144).

[0092] Next, the completion of adjustment of the temperature and humidity in a system 1 is checked by Maine panel 2a (S145), and actual processing initiation directions are performed by Maine panel 2a (S146). Thereby, a processing start signal is outputted to a controller 59. A controller 59 starts the real processing by each processing unit in a system 1 based on this processing start signal (S147).

[0093] An example of the flow chart of the real processing by each processing unit is shown in drawing 16. The cassette CR set on the installation base 5 of loading / unload section 2 is taken out by the subarm device 6 (S160), and is carried in one sheet at a time in loading / unload section 2 (S161). The carried-in wafer W moves to X shaft orientations, and is further carried in in the process processing section 3. This wafer W is first carried in to the alignment unit (ALIM) in 3rd processing unit group G3. And after this wafer W is positioned in an alignment unit (ALIM), it is carried in to an adhesion unit (AD) using the Maine arm device 7. A duration after being carried in to an alignment unit (ALIM) until it is carried in to an adhesion unit (AD) is set to t1.

[0094] As for Wafer W, hydrophobing processing is made by this adhesion unit (AD) (S162). Time amount which performs hydrophobing processing by the adhesion unit (AD) is set to t2. Subsequently, Wafer W is taken out from an adhesion unit (AD), and it carries in to a cooling unit (COL). Cooling processing of the wafer W is carried out in this cooling unit (COL) (S163). Time amount which this cooling processing takes is set to t3. In addition, although there are four units among the cooling units (COL), you may process in what kind of unit. Hereafter, similarly, when two or more units are prepared about the same processing by the transient, in any case, you may process in what kind of unit. Next, opposite positioning is carried out by the Maine arm device 7, and Wafer W is carried in to the resist liquid spreading processor (COT) of the 1st processing unit group G1 (or 2nd processing unit group G2) according to it. And rotation spreading of the resist is carried out by the predetermined process time amount t4 (S164).

[0095] The wafer W with which the resist was applied is first inserted in a PURIBE king unit (PREBAKE), from resist liquid, flies a solvent (thinner) and is dried (S165). Time amount which this PURIBE king takes is set to t5.

[0096] Next, it is cooled using a duration t6 in a cooling unit (COL) (S166), and the wafer W taken out from the PURIBE king unit (PREBAKE) is received and passed to the 2nd subarm device 9 prepared in the interface section 4 through the extension unit (EXT) after that.

[0097] The 2nd subarm device 9 which received Wafer W contains the received wafer W in the buffer cassette BUCR one by one. This interface section 4 is delivered to the aligner 12 which does not illustrate Wafer W, and receives the wafer W after exposure processing (S167).

**\* NOTICES \***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] The top view showing the whole substrate processing-system configuration concerning the 1st operation gestalt of this invention.

[Drawing 2] The front view of the substrate processing system concerning this operation gestalt.

[Drawing 3] Rear view of the substrate processing system concerning this operation gestalt.

[Drawing 4] The peek inside Fig. showing the flow of the clarification air in the substrate processing system in this operation gestalt.

[Drawing 5] The peek inside Fig. showing the flow of the clarification air in the substrate processing system in this operation gestalt.

[Drawing 6] Drawing showing the whole heat treatment unit configuration in the substrate processing system in this operation gestalt.

[Drawing 7] The control-block Fig. of the substrate processing system concerning this operation gestalt.

[Drawing 8] Drawing showing the timing chart of 1 lot eye of the substrate processing system concerning this operation gestalt - 4 lot eye.

[Drawing 9] Drawing showing the data flow in this operation gestalt \*\*\*\*\* processor.

[Drawing 10] Drawing showing heating / cooling characteristic curve of the heat treatment unit concerning this operation gestalt.

[Drawing 11] Drawing showing the example of selection of the heat treatment unit as an example for explaining the heat treatment unit selection actuation concerning this operation gestalt.

[Drawing 12] Drawing showing processing conditions required for the heat treatment unit selection actuation concerning this operation gestalt.

[Drawing 13] Drawing for explaining selection actuation of the heat treatment unit concerning this operation gestalt.

[Drawing 14] Drawing for explaining the processing flow of the substrate processing system concerning this operation gestalt.

[Drawing 15] Drawing showing the example of a setting of the recipe concerning this operation gestalt.

[Drawing 16] Drawing showing the flow chart of real processing of each processing unit of the substrate processing system concerning this operation gestalt.

[Drawing 17] Drawing showing the timing chart of real processing of each lot of the substrate processing system concerning the 2nd operation gestalt of this invention.

[Drawing 18] Drawing showing the timing chart which shows the cassette exchangeable time amount of each stage in the timing of drawing 16 .

[Drawing 19] The top view showing the whole modification configuration of the substrate processing system with which this invention is applied.

[Description of Notations]

1 [ -- The process processing section, 4 / -- The interface section, 5 / -- Installation base 5 / -- A height, 6 / -- The 1st subarm device, 7 / -- The Maine arm device, 8 / -- The Maine arm, 9 / -- A guide, 10 / -- The 2nd subarm device, 11 / -- A rail, 12 / -- Aligner ] -- A substrate processing system, 2 -- Loading / unload section, 2a -- The Maine panel, 3  
41, 42, 43 [ -- Piping 53 / -- A ventilating hole, 54 / -- An exhaust port, 55 / -- Piping 56 / -- A ULPA filter, 57 / -- Piping 57a / -- Temperature and a humidity regulator, 58 / -- Temperature and a humidity



sensor, 59 / -- A controller, 59a / -- A processor, 59b / -- Memory ] -- An air supply room, 44, 45, 46 --  
- A ULPA filter, 51 -- An air conditioning equipment, 52  
62 -- A base block, 62a -- A base-block flank, 62b -- Base-block pars basilaris ossis occipitalis, 63 [ --  
Heater, ] -- A level shield, 64 -- Opening, 65 -- A hot plate, 65a 65b [ -- Opening, ] -- A sensor, 66 -- A  
support plate, 67 -- A processing room, 67A, 67B 68 [ -- An arm, 72 / -- Perpendicular cylinder, ] --  
Covering, 69 -- A hole, 70 -- A lift pin, 71 A 72a-- rod, 73 [ -- Feed holes, 74c / -- A supply path, 75 / -  
- An arm, 76 / -- A perpendicular cylinder, 76a / -- A rod, 77 / -- An exhaust pipe, 78 / -- An exhaust  
port, 79 (80) / -- A duct, 81 / -- Machine room, 82 / -- A side attachment wall, 83 / -- Projection ] -- A  
shutter, 74 -- A supply ring, 74a -- A ring member, 74b  
101-108 -- Baking unit

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

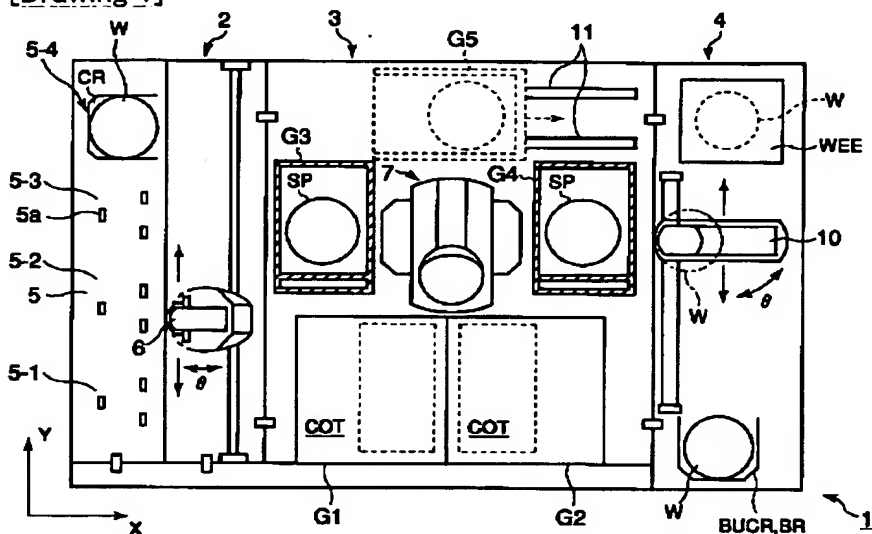
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

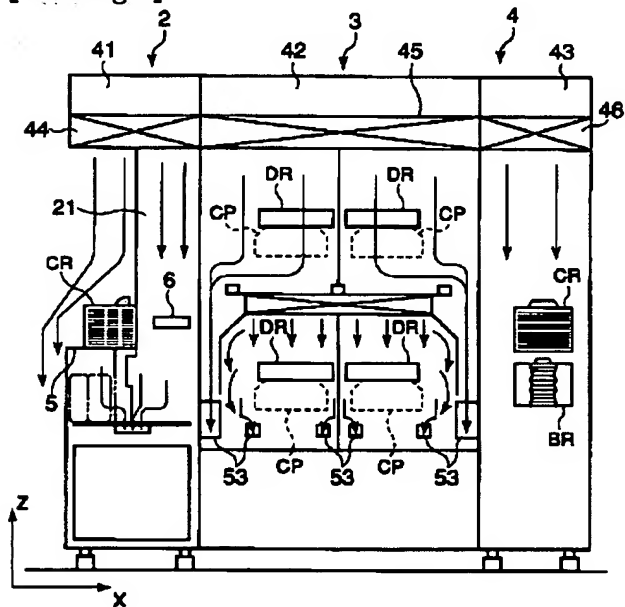
3.In the drawings, any words are not translated.

## DRAWINGS

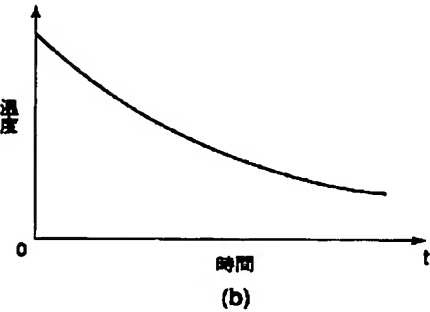
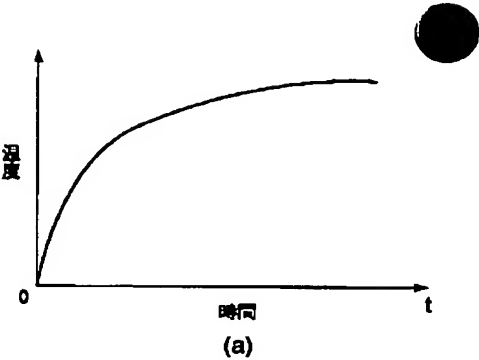
[Drawing 1]



[Drawing 4]



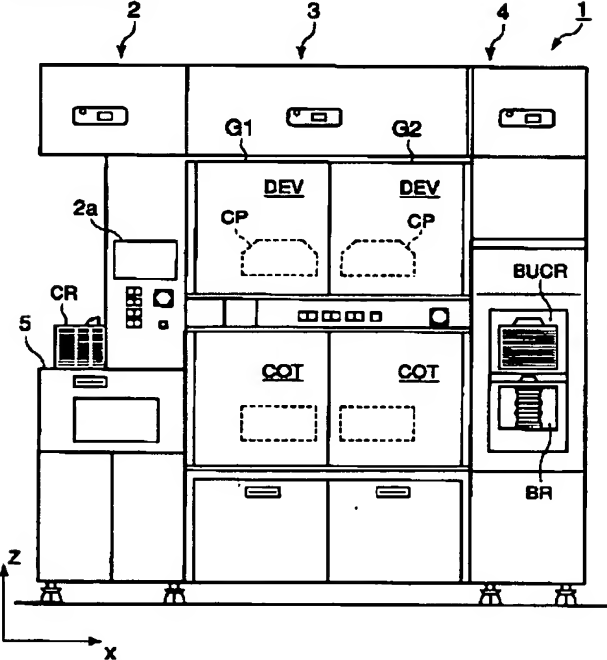
[Drawing 10]



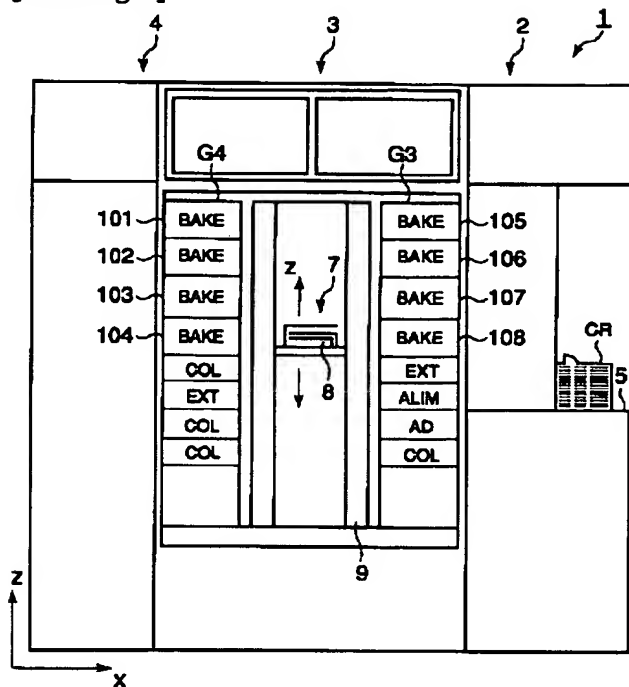
[Drawing 15]

ステップ	処理ユニット
S1	ALIM
S2	AD
S3	COL
S4	COT
S5	PREBAKE
S6	COL
S7	EXP
S8	PEBAKE
S9	COL
S10	DEV
S11	POBAKE
S12	COL

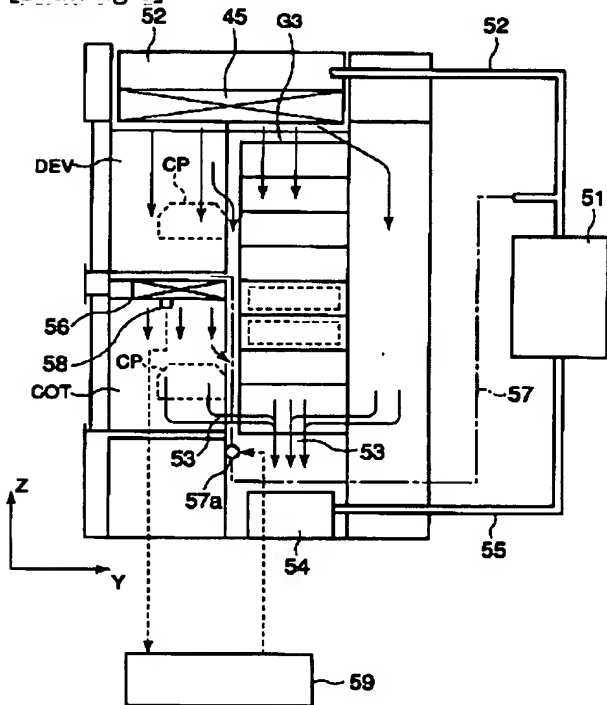
[Drawing 2]



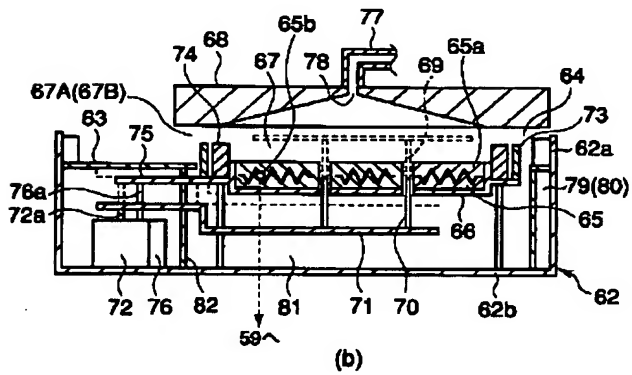
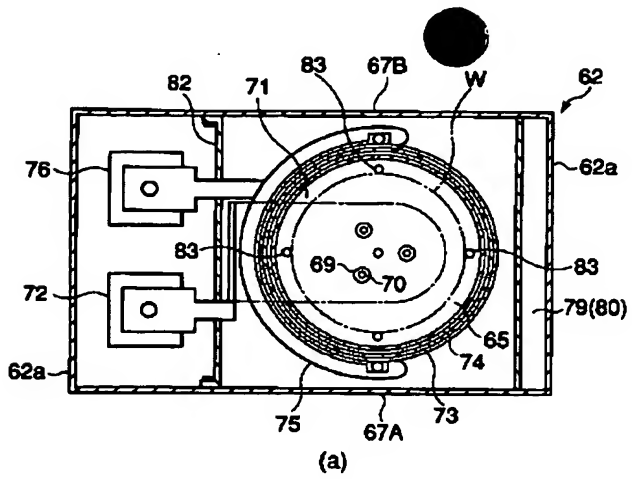
[Drawing 3]



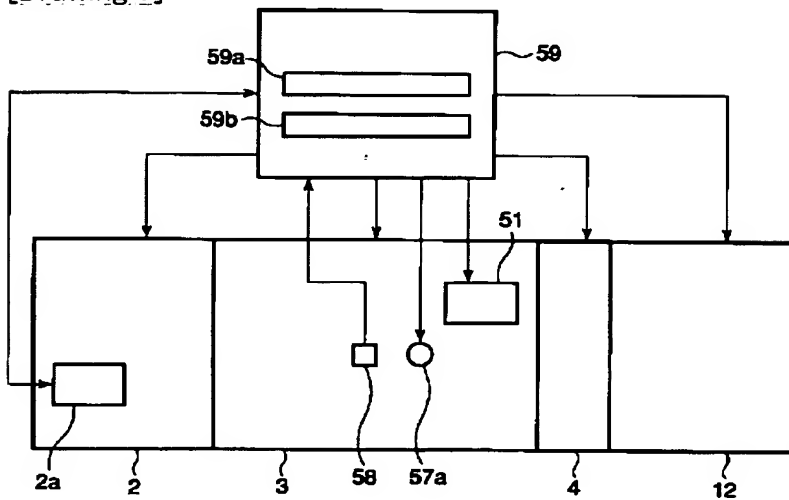
[Drawing 5]



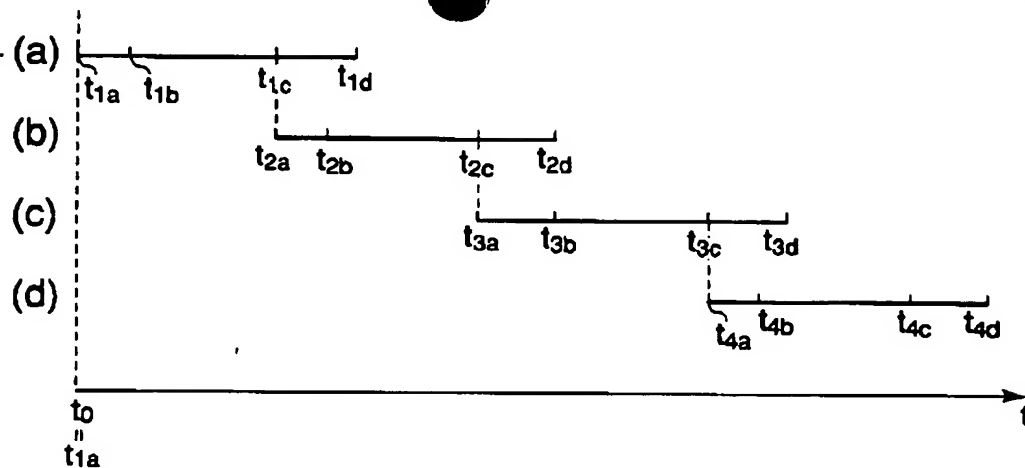
[Drawing 6]



[Drawing 7]



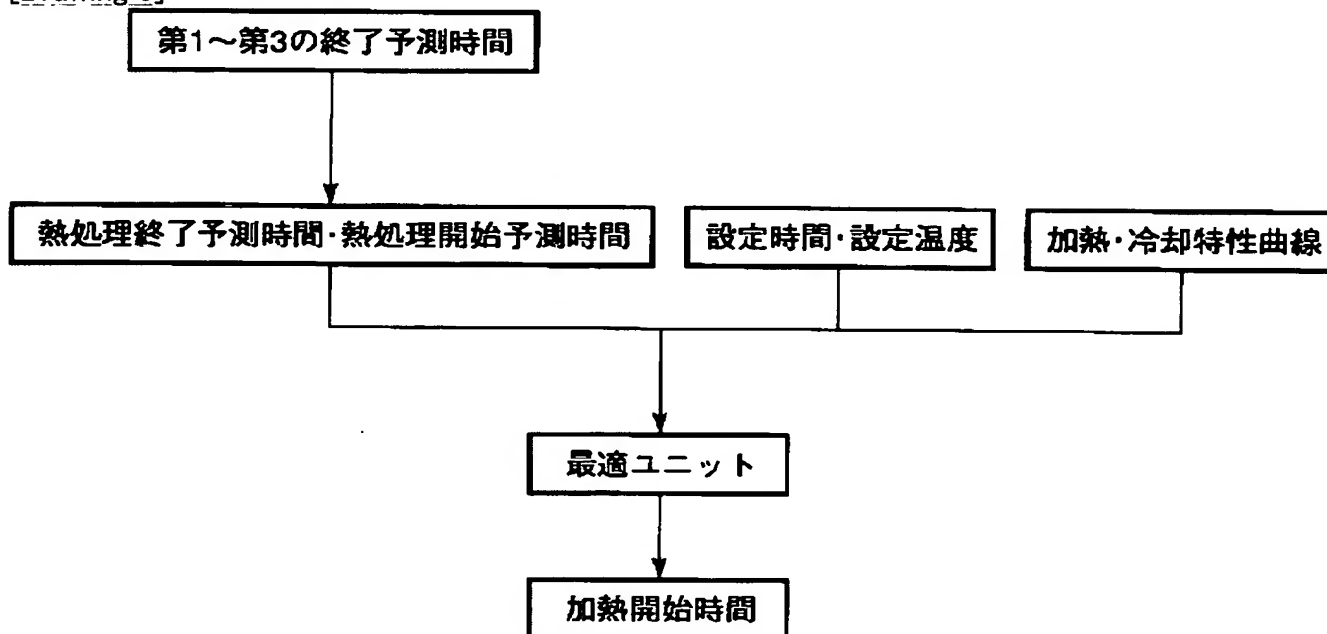
**[Drawing 8]**



[Drawing 12]

	PREBAKE				PEBAKE				POBAKE			
ロット	台数	温度	時間	台数	温度	時間	台数	温度	時間	台数	温度	時間
1	1	120	30	1	150	30	2	180	40			
2	1	150	10	2	180	60	1	180	40			
3	1	140	20	2	140	40	1	180	30			
4	1	150	20	1	180	30	2	180	40			

[Drawing 9]



[Drawing 11]

BAKE	~101
BAKE	~102
BAKE	~103
BAKE	~104
BAKE	~105
BAKE	~106
BAKE	~107
BAKE	~108

(a)

POBAKE 180°C, 40sec	~101
POBAKE 180°C, 40sec	~102
PEBAKE 150°C, 30sec	~103
PREBAKE 120°C, 30sec	~104
BAKE 使用せず	~105
BAKE 使用せず	~106
BAKE 使用せず	~107
BAKE 使用せず	~108

(b)

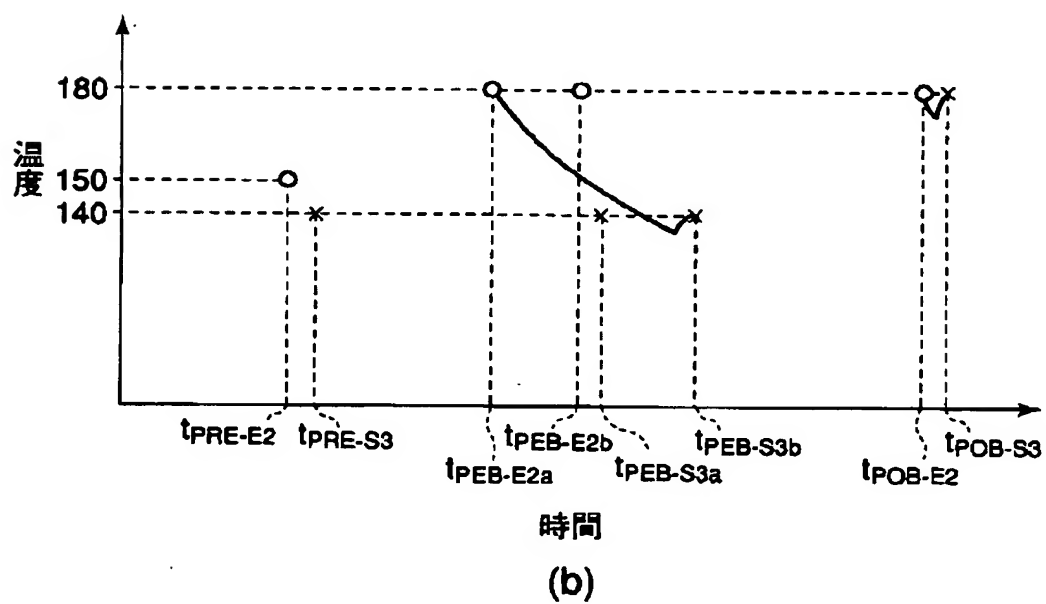
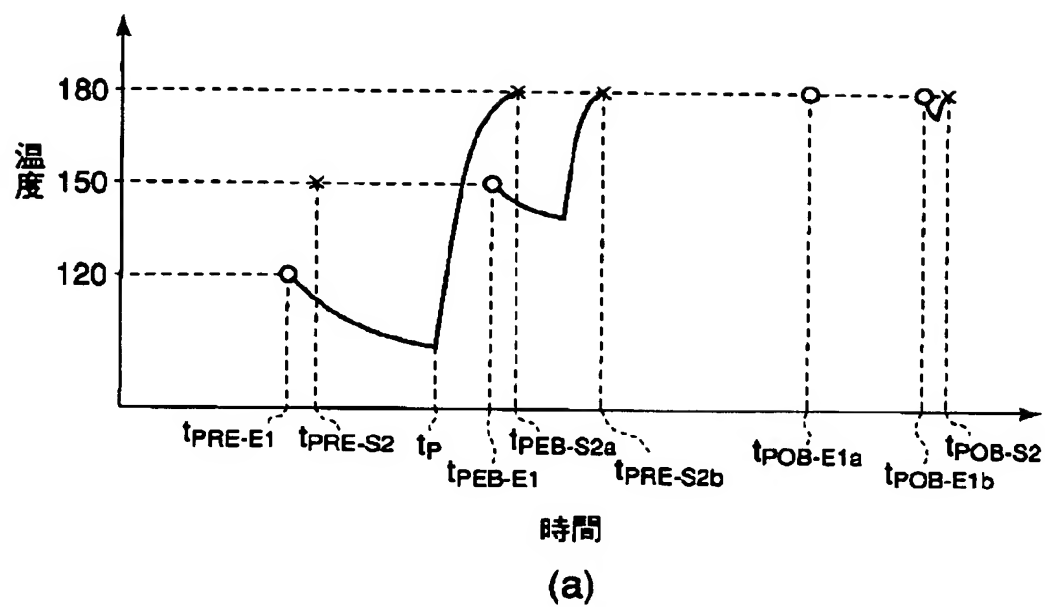
POBAKE 180°C, 40sec	~101
BAKE 使用せず	~102
PEBAKE 180°C, 60sec	~103
PEBAKE 180°C, 60sec	~104
PREBAKE 150°C, 10sec	~105
BAKE 使用せず	~106
BAKE 使用せず	~107
BAKE 使用せず	~108

(c)

POBAKE 180°C, 30sec	~101
PREBAKE 140°C, 20sec	~102
BAKE 使用せず	~103
PEBAKE 140°C, 40sec	~104
BAKE 使用せず	~105
PEBAKE 140°C, 40sec	~106
BAKE 使用せず	~107
BAKE 使用せず	~108

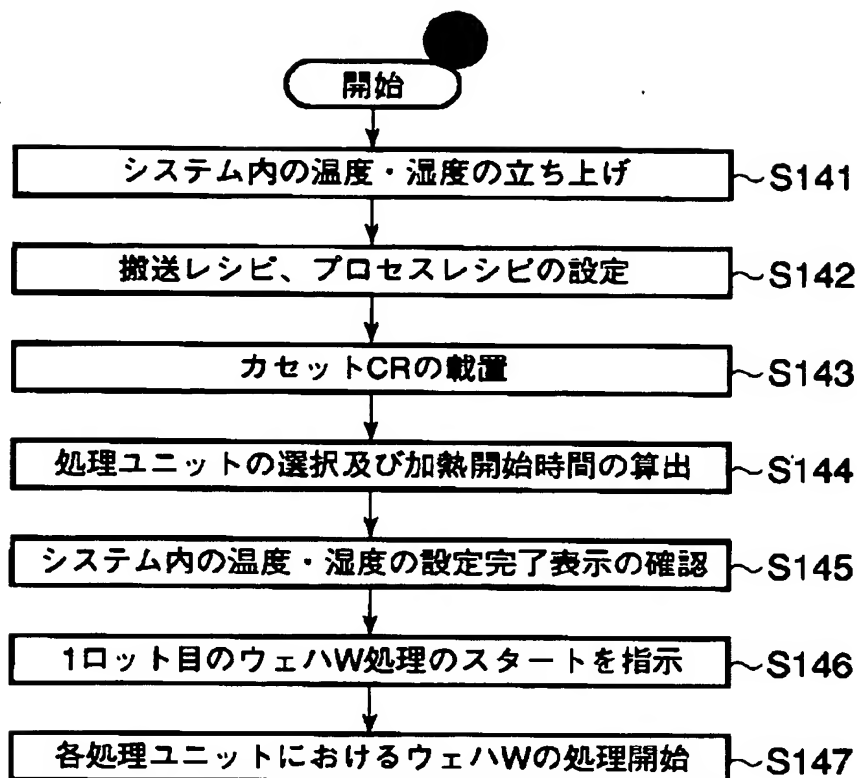
(d)

[Drawing 13]

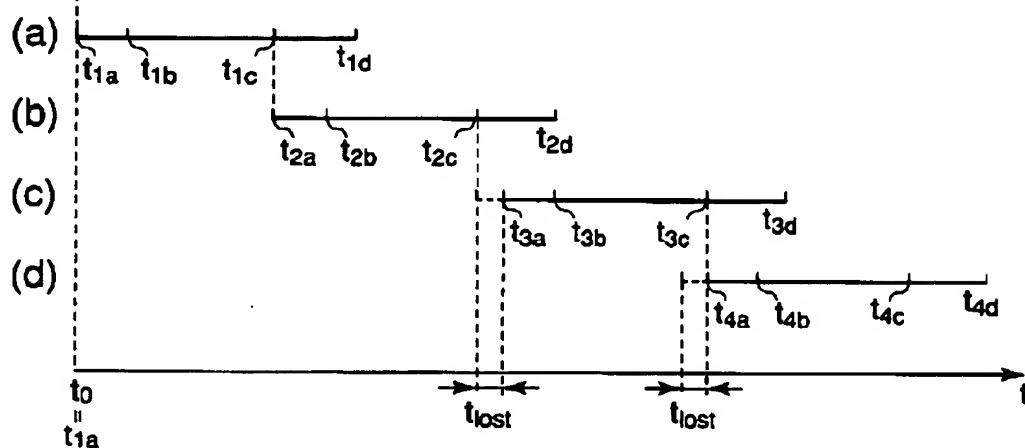


[Drawing 14]





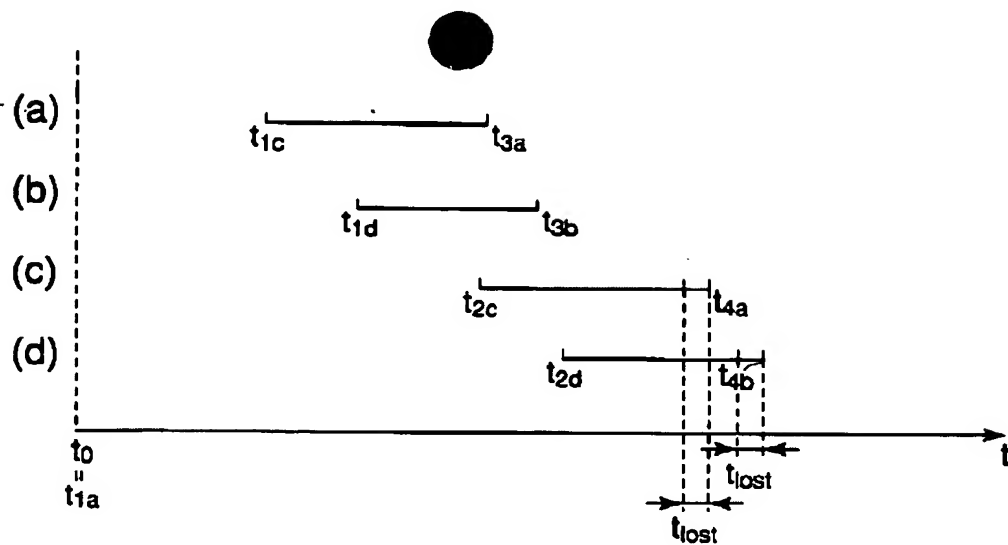
[Drawing 17]



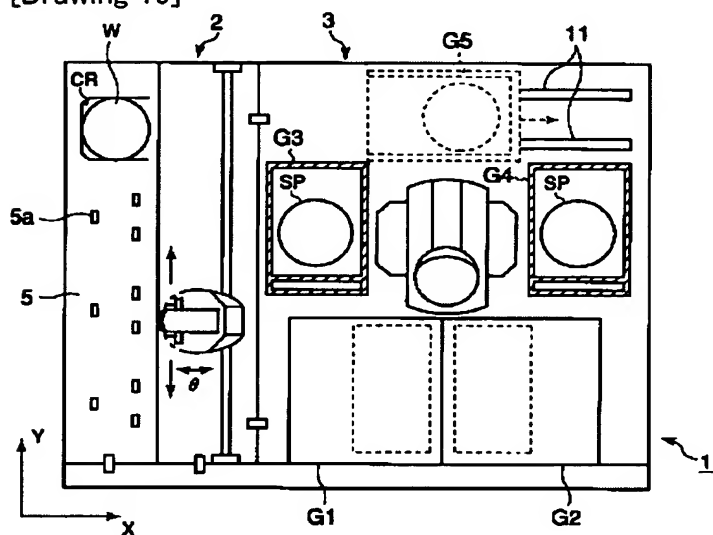
[Drawing 16]



[Drawing 18]



[Drawing 19]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-351848

(P2001-351848A)

(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト (参考)
H 0 1 L	21/027	H 0 1 L	21/02
	21/02		21/68
	21/68		21/30
			5 6 2
			Z 5 F 0 3 1
			A 5 F 0 4 6

審査請求 未請求 請求項の数15 O L (全 21 頁)

(21) 出願番号 特願2000-170583 (P2000-170583)

(22) 出願日 平成12年6月7日 (2000. 6. 7)

(71) 出願人 00021967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(72) 発明者 越山 正規

熊本県菊池郡菊陽町津久礼2655番地 東京

エレクトロン九州株式会社熊本事業所内

(72) 発明者 大久保 賢一

熊本県菊池郡菊陽町津久礼2655番地 東京

エレクトロン九州株式会社熊本事業所内

(74) 代理人 100058479

弁理士 餘江 武彦 (外5名)

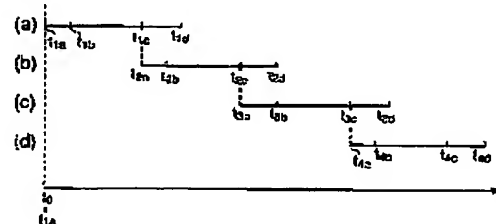
最終頁に続く

(54) 【発明の名称】 基板処理システム及び基板処理方法

(57) 【要約】

【課題】 最適な処理ユニットを選択する。

【解決手段】 未処理の基板をカセットから順次取り出し、複数の処理ユニットに順次搬送し、複数の処理ユニットにて基板を処理し、すべての処理が終了した処理済みの基板をカセットに順次戻す基板処理方法であって、少なくとも1ロット分に相当し、各ロット毎に対応する処理条件を含むレシピに基づいて、各ロット毎の処理を開始する処理開始予測時間と、各ロット毎の処理を終了する処理終了予測時間を少なくとも2つの処理について算出し、これら処理開始予測時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを各ロット毎に少なくとも1つ選択する。



(2)

特開2001-351848

1

【特許請求の範囲】

【請求項1】 未処理の基板をカセットから順次取り出し、複数の処理ユニットに順次搬送し、これら複数の処理ユニットにて基板を処理し、すべての処理が終了した処理済みの基板をカセットに順次戻す基板処理システムであって、

1ロット分に相当する複数の未処理基板を収容したカセットを受け入れ、1ロット分に相当する複数の処理済み基板を収容したカセットを払い出すロード／アンロード部と、

基板に対して複数の処理を行う複数の処理ユニットを備えた処理部と、

前記処理部内に配置され、前記ロード／アンロード部との間で基板を受け渡しし、前記処理ユニットに基板を次々に搬送する搬送手段と、

少なくとも各ロット毎に対応する処理条件を含む処理手順をそれぞれ設定する処理手順設定手段と、

前記設定された処理手順に基づいて、各ロット毎に各処理ユニットの処理が開始される処理開始予測時間と、各ロット毎に各処理ユニットの処理が終了する処理終了予測時間を少なくとも2つの処理について算出し、これら処理開始予測時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを各ロット毎に少なくとも1つ選択する演算処理手段とを具備してなることを特徴とする基板処理システム。

【請求項2】 前記複数の処理のうち互いに所定の処理ユニットを共用可能な複数の処理が前記処理手順設定手段で設定され、

前記演算処理手段は、各ロット毎に使用されない前記共用可能な処理ユニットの少なくとも1つを使用せず、第1のロット処理で使用するユニットでは第1のロット処理の次のロット処理の処理手順に到達できない場合に第1のロット処理で不使用のユニットから最適処理ユニットを少なくとも1つ選択することを特徴とする請求項1に記載の基板処理システム。

【請求項3】 前記演算処理手段は、一のロットでの前記処理終了予測時間から次のロットでの前記処理開始予測時間までに前記処理手順に短時間で到達するユニットから順に前記最適処理ユニットを選択することを特徴とする請求項1に記載の基板処理システム。

【請求項4】 前記演算処理手段は、一のロットでの処理が終了してから次のロットでの処理が終了するまでに前記処理ユニットが次のロットの処理手順に到達するための制御を開始する制御開始時間を算出することを特徴とする請求項1に記載の基板処理システム。

【請求項5】 前記処理ユニットは少なくとも2つの熱処理ユニットを含み、前記処理手順は各ロット毎に前記各熱処理ユニット毎に設定温度を含むことを特徴とする請求項1に記載の基板処理システム。

【請求項6】 前記演算処理手段は、前記設定温度に基

2

ついて、複数の熱処理ユニットから最適処理ユニットを選択することを特徴とする請求項5に記載の基板処理システム。

【請求項7】 前記演算処理手段は前記熱処理ユニットの加熱特性曲線と冷却特性曲線を記憶した記憶手段を具備し、該記憶手段に記憶された加熱特性曲線及び冷却特性曲線に基づいて最適処理ユニットを選択することを特徴とする請求項5に記載の基板処理システム。

【請求項8】 前記演算処理手段は前記処理終了予測時間、処理開始予測時間、加熱特性曲線及び冷却特性曲線に基づいて該熱処理ユニットの温度制御を開始する開始時間を算出することを特徴とする請求項7に記載の基板処理システム。

【請求項9】 前記演算処理手段は記憶手段を具備し、該演算処理手段は該記憶手段に記憶された過去の処理手順及びその終了時間に基づいて前記処理開始予測時間及び処理終了予測時間を算出することを特徴とする請求項1に記載の基板処理システム。

【請求項10】 前記演算処理手段は、1ロット分の処理タイミングを予測する終了予測時間と、前記処理ユニットの処理サイクル時間に基づいて前記処理開始予測時間及び処理終了予測時間を算出することを特徴とする請求項1に記載の基板処理システム。

【請求項11】 前記終了予測時間は、1ロット分の最初の1枚の基板が前記処理ユニットに搬入されてから最初の基板がロード／アンロード部に戻ってくるまでの第1の終了予測時間であることを特徴とする請求項10に記載の基板処理システム。

【請求項12】 前記終了予測時間は、1ロット分の最初の1枚の基板が前記処理ユニットに搬入されてから1ロット分のすべての基板が前記処理ユニットに搬入されるまでの第2の終了予測時間であることを特徴とする請求項10に記載の基板処理システム。

【請求項13】 前記終了予測時間は、1ロット分の最初の1枚の基板が前記処理ユニットに搬入されてから1ロット分のすべての基板が前記処理ユニットからロード／アンロード部に戻ってくるまでの第3の終了予測時間であることを特徴とする請求項10に記載の基板処理システム。

【請求項14】 前記演算処理手段は、前記カセット交換可能時間からカセット交換完了時間までの経過時間を記憶しておく記憶手段を具備することを特徴とする請求項1に記載の基板処理システム。

【請求項15】 未処理の基板をカセットから順次取り出し、複数の処理ユニットに順次搬送し、複数の処理ユニットにて基板を処理し、すべての処理が終了した処理済みの基板をカセットに順次戻す基板処理方法であって、

少なくとも1ロット分に相当し、各ロット毎に対応する処理条件を含む処理手順に基づいて、各ロット毎の処理

(3)

特開2001-351848

3

を開始する処理開始予測時間と、各ロット毎の処理を終了する処理終了予測時間を少なくとも2つの処理について算出し、これら処理開始予測時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを各ロット毎に少なくとも1つ選択することを特徴とする基板処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体ウエハや液晶表示装置用ガラス基板などの各種被処理基板に対して一連の処理を行う基板処理システム及び基板処理方法に関する。

【0002】

【従来の技術】半導体デバイスや液晶表示装置用ガラス基板（LCD基板）の製造プロセスにおいては、微細な回路パターンがフォトリソグラフィの技術を利用して形成される。フォトリソグラフィ技術によれば、LCD基板や半導体ウエハ等の被処理基板の表面にレジストを塗布及び成膜した後、これを所定のパターンに露光し、さらに現像処理・エッチング処理することにより所定の回路パターンを形成する。

【0003】このフォトリソグラフィプロセスは近年の半導体ウエハの大口径に伴って枚葉処理化が進んでいる。例えばレジスト塗布処理及び現像処理を1つのシステム内で行う複合処理システムでは、カセットCRからウエハを1枚ずつ取り出し、処理ユニット内でウエハを1枚ずつ処理し、処理済みのウエハWを1枚ずつカセットに戻すことが行われている。半導体ウエハは例えば25枚を1ロットとして取り扱われ、各ロット毎にレジピ、すなわち個別に定められた処理プログラムが設定されている。プリベーク温度やポストベーク温度等の熱処理条件はレジピに従っており、同じロットに属するウエハWは同じ条件で熱処理されるようになっていく。

【0004】

【発明が解決しようとする課題】ところで、このような複合処理システムにおける各処理ユニットは、各処理に対して1つのユニットを有していれば処理可能である。しかしながら、単一の処理に対して1つのユニットのみですべてのプロセスを行うと、処理に長時間を要するユニットと短時間で済むユニットとの間の処理時間の相違によりシステム全体のスループットが低下する。そこで、処理に長時間を要する例えば現像ユニットを2台設け、処理の待機を防止してスループットを向上するいわゆる単一処理複数ユニット方式がとられている。さらに、例えば冷却処理や熱処理は処理フロー中複数回必要となる工程であるが、処理条件が変わるだけで同一ユニットで処理可能である。従って、各フロー中の工程に1台ずつユニットを割り当てる必要はなく、すべての熱処理あるいは冷却処理を各フローで共有すれば、効率的な処理が可能となる。

4

【0005】また、このように1つの処理に対して複数の処理ユニットで処理を行う場合には、重複した処理を互いのユニットが干渉することなく処理を行うために、ある処理にはあるユニットを、というように処理開始する前に処理ユニットを設定する必要があった。

【0006】しかしながら、例えば熱処理ユニットを例にとると、第1のロット処理であるベークユニットをプリベークユニットとして用い、その次の第2のロット処理でそのベークユニットをプリベークユニットとして用いる場合には、第1のロット処理の最後のプリベークの設定温度が120℃、第2のロット処理の最初のプリベークの設定温度が180℃とすると、熱処理ユニット内のヒータを加熱しても長時間を要することとなる。従って、このように処理ユニットを特定する手法では加熱して設定温度に達するまでの時間分スループットが低下する。

【0007】そこで、このようなスループット低下を回避すべく第1のロット処理で用いたベークユニットを特定せず、不使用のベークユニットを選択する。これにより、不使用のベークユニットを予め加熱しておけばヒータ加熱時間だけ処理を中断することなく連続処理が可能となる。しかし、第1のロット処理で不使用だったベークユニットを室温程度から加熱するためにはやはり長時間を要し、ヒータへの給電量も高くなり、電力消費も高くなる。また、第2のロット処理のユニット選択の際に必ずしも第1のロット処理で不使用だったベークユニットがあるとは限らない。

【0008】本発明は上記課題を解決するためになされたもので、その目的とするところは、最適な処理ユニットを選択する基板処理システム及び基板処理方法を提供することにある。

【0009】

【課題を解決するための手段】本発明の第1の観点によれば、本発明は、未処理の基板をカセットから順次取り出し、複数の処理ユニットに順次搬送し、これら複数の処理ユニットにて基板を処理し、すべての処理が終了した処理済みの基板をカセットに順次戻す基板処理システムであって、1ロット分に相当する複数の未処理基板を収容したカセットを受け入れ、1ロット分に相当する複数の処理済み基板を収容したカセットを払い出すロード／アンロード部と、基板に対して複数の処理を行う複数の処理ユニットを備えた処理部と、前記処理部内に配置され、前記ロード／アンロード部との間で基板を受け渡しし、前記処理ユニットに基板を次々に搬送する搬送手段と、少なくとも各ロット毎に対応する処理条件を含む処理手順をそれぞれ設定する処理手順設定手段と、前記設定された処理手順に基づいて、各ロット毎の処理を開始する処理開始予測時間と、各ロット毎の処理を終了する処理終了予測時間を少なくとも2つの処理ユニットについて算出し、これら処理開始予測時間と処理終了予測

(4)

特開2001-351848

5

5

時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを各ロット毎に少なくとも1つ選択する演算処理手段とを具備してなることを特徴とする基板処理システムを提供する。

【0010】ここで、処理手順とは、少なくとも処理すべき処理ユニットを特定する情報を含む。さらに好ましくは、各処理ユニットにおける実処理時間と、そのユニットにおけるプロセス条件等のプロセスレシピを含む。

【0011】このように、処理手順に基づいて、各ロット毎に、各処理ユニットの処理が開始される処理開始予測時間と、各処理ユニットの処理が終了する処理終了予測時間を算出しこれら処理開始時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを選択する。これにより、各処理ユニットにおける処理の終了から他の条件による処理の開始を円滑に行うことができる。

【0012】好ましくは、各ロット毎に使用されない処理ユニットがあり、その不使用の処理ユニットから最適処理ユニットを選択する。これにより、あるロットで使用されたすべての処理ユニットについて次ロットのレシピに到達できなくても処理条件を満たす最適処理ユニットが選択できる。

【0013】好ましくは、演算処理手段は、一のロットでの前記処理終了予測時間から次のロットでの前記処理開始予測時間までに処理手順に短時間で到達するユニットから順に最適処理ユニットを選択する。これにより、処理手順に到達するまでの処理ユニットの制御量（例えば熱処理ユニットにおけるヒータへの給電量）を少なくすることができ、小電力化が図れるとともに、システムの定常状態における処理サイクル時間を短くすることができる。

【0014】好ましくは、処理ユニットは少なくとも2つの熱処理ユニットを含み、処理手順は各ロット毎に各熱処理ユニット毎に設定温度を含む。また好ましくは、設定温度に基づいて、複数の熱処理ユニットから最適処理ユニットを選択する。これにより、設定温度に近づくのが早いユニットから順に選択することができ、例えば熱処理ユニット内の加熱機構への給電量を少なくすることができる等の小電力化が図れる。

【0015】好ましくは、演算処理手段は熱処理ユニットの加熱特性曲線と冷却特性曲線を記憶した記憶手段を具備し、該記憶手段に記憶された加熱特性曲線及び冷却特性曲線に基づいて最適処理ユニットを選択する。また、演算処理手段は記憶手段を具備し、該演算処理手段は該記憶手段に記憶された過去の処理手順及びその終了時間に基づいて前記処理開始予測時間及び処理終了予測時間を算出する。

【0016】また好ましくは、演算処理手段は前記処理終了予測時間、処理開始予測時間、加熱特性曲線及び冷却特性曲線に基づいて該熱処理ユニットの温度制御を開

始する開始時間を算出する。これにより、最短の温度制御時間でロット連続処理ができる。例えば、ユニット内にヒータを設け、このヒータへの給電を開始する時間を算出する。これにより、ヒータへの給電タイミングが分かり、かつその給電量を最小に抑制できる。

【0017】また好ましくは、演算処理手段は、1ロット分の処理タイミングを予測する終了予測時間と、前記処理ユニットの処理サイクル時間に基づいて前記処理開始予測時間及び処理終了予測時間を算出する。これにより、処理開始予測時間と処理終了予測時間を簡便に算出することができる。なお、終了予測時間は、1ロット分の最初の1枚のウェハWが前記処理ユニットに投入されてから最初のウェハWがロード／アンロード部に戻ってくるまでの第1の終了予測時間、1ロット分の最初の1枚のウェハWが前記処理ユニットに投入されてから1ロット分のすべてのウェハWが前記処理ユニットに投入されるまでの第2の終了予測時間、1ロット分の最初の1枚のウェハWが前記処理ユニットに投入されてから1ロット分のすべてのウェハWが前記処理ユニットからロード／アンロード部2に戻ってくるまでの第3の終了予測時間のいずれでもよい。

【0018】また好ましくは、演算処理手段は、前記カセット交換可能時間からカセット交換完了時間までの経過時間を記憶しておく記憶手段を具備する。これにより、カセット交換を作業者が怠ってロット連続処理が中断した場合でも、熱処理ユニットでの温度制御を開始する温度制御開始時間を修正することができる。従って、このような場合にも正確な温度制御が可能となる。なお、カセット交換可能時間とは、連続ロット処理を行うために次のロット処理のためにカセットを交換することができる時間で、かつこの交換可能時間を経過してカセットを交換した場合には、連続ロット処理が中断するような時間をいうまた、本発明の別の観点によれば、本発明は、未処理の基板をカセットから順次取り出し、複数の処理ユニットに順次搬送し、複数の処理ユニットにて基板を処理し、すべての処理が終了した処理済みの基板をカセットに順次戻す基板処理方法であって、少なくとも1ロット分に相当し、少なくとも各ロット毎に対応する処理条件を含む処理手順に基づいて、各ロット毎の処理を開始する処理開始予測時間と、各ロット毎の処理を終了する処理終了予測時間を算出し、これら処理開始予測時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを各ロット毎に少なくとも1つ選択することを特徴とする基板処理方法を提供する。

【0019】

【発明の実施の形態】以下、図面を参照しながら本発明の実施形態を説明する。

【0020】（第1実施形態）図1～図3は本発明の基板処理システム1の全体構成を示す図である。この基板

(5)

特開2001-351848

7

8

処理システム1は、基板としてのウェハWが収容されたカセットCRからウェハWを順次取り出すロード／アンロード部2と、ロード／アンロード部2によって取り出されたウェハWに対しレジスト液塗布及び現像のプロセス処理を行うプロセス処理部3と、レジスト液が塗布されたウェハWを処理部としての露光装置12に受け渡すインターフェース部4とを備えている。インターフェース部4には第2のサブアーム機構10が設けられている。ウェハWはこの第2のサブアーム機構10により露光装置12に受け渡される。ロード／アンロード部2は、半導体ウェハWを例えば25枚単位で収納したカセットCRが出し入れされる載置台5を備えている。

【0021】ロード／アンロード部2では、図1に示すように、載置台5上の位置決め突起部5aの位置に、複数個例えば4個までのカセットCRが、夫々のウェハ出入口をプロセス処理部3側に向けてX方向に一列に載置され、このカセット配列方向(X方向)およびカセットCR内に収容されたウェハWのウェハ配列方向(Z方向;垂直方向)に移動可能な第1のサブアーム機構6が各カセットCRに選択的にアクセスするようになっている。このサブアーム機構6は載置台5上の4つのステージ5-1〜5-4にアクセス可能になっている。

【0022】さらにこの第1のサブアーム機構6は、 $\theta$ 方向に回転自在に構成されており、このウェハWをプロセス処理部3に設けられたメインアーム機構7に受け渡すことができるようになっている。また、後述するようにプロセス処理部3側の第3の処理ユニット群G3の多段ユニット部に属するアライメントユニット(ALIM)及びエクステンションユニット(EXT)にもアクセスできるようになっている。

【0023】ロード／アンロード部2とプロセス処理部3間でのウェハWの受け渡しは第3のユニット群G3を介して行われる。この第3の処理ユニット群G3は、図3に示すように複数のプロセス処理ユニットを縦型に積み上げて構成したものである。すなわち、この処理ユニット群G3は、ウェハWを冷却処理するクーリングユニット(COL)、ウェハWに対するレジスト液の定着性を高める疎水化処理を行うアドヒージョンユニット(AD)、ウェハWの位置合わせをするアライメントユニット(ALIM)、ウェハWを待機させておくためのエクステンションユニット(EXT)、各種熱処理(PREBAKE、PEBAKE、POBAKE)を行う4つのベーキングユニット(BAKE101〜BAKE104)を順次下から上へと積み上げて構成されている。

【0024】ウェハWのメインアーム機構7への受け渡しは、エクステンションユニット(EXT)及びアライメントユニット(ALIM)を介して行われる。

【0025】また、図1に示すように、このメインアーム機構7の周囲には、第3の処理ユニット群G3を含む第1〜第5の処理ユニット群G1〜G5がこのメインア

ーム機構7を囲むように設けられている。前述した第3の処理ユニット群G3と同様に、他の処理ユニット群G1、G2、G4、G5も各種の処理ユニットを上下方向に積み上げ式的に構成されている。

【0026】一方、メインアーム機構7は、図3に示すように、上下方向に延接された筒状のガイド9の内側に、メインアーム8を上下方向(Z方向)に昇降自在に装備している。筒状のガイド9はモータ(図示せず)の回転軸に接続されており、このモータの回転駆動力によって、上記回転軸を中心としてメインアーム8と一体に回転し、これによりメインアーム8は $\theta$ 方向に回転自在となっている。なお、筒状のガイド9はモータによって回転される別の回転軸(図示せず)に接続するように構成してもよい。上記したようにメインアーム8を上下方向に駆動することで、ウェハWを各処理ユニット群G1〜G5の各処理ユニットに対して任意にアクセスさせることができるようになっている。

【0027】第4の処理ユニット群G4は、図3に示すように、2つのクーリングユニット(COL)、エクステンションユニット(EXT)、クーリングユニット(COL)、4つのベーキングユニット(BAKE101〜BAKE104)を下から上へと順次積み上げて構成したものである。

【0028】なお、第5の処理ユニット群G5は、選択的に設けられるもので、この例では第4の処理ユニット群G4と同様に構成されている。また、この第5の処理ユニット群G5はレール11によって移動可能に保持され、メインアーム機構7及び第1〜第4の処理ユニット群G1〜G4に対するメンテナンス処理を容易に行い得るようになっている。

【0029】この発明を図1〜図3に示した基板処理システムに適用した場合、各処理ユニットが上下に積み上げ式的に構成されているから装置の設置面積を著しく減少させることができる。

【0030】上記基板処理システム1は、清浄空気のダウンフローが形成されたクリーンルーム内に設置されている。システム1内における清浄空気の流れを図4及び図5を用いて説明する。図4に示すように、システム1の内部にも清浄空気のダウンフローが独自に形成され、これにより処理システム1の各部の清浄度を高めるようにしている。ロード／アンロード部2、プロセス処理部3及びインターフェース部4の上方にはエア供給室41、42及び43が設けられている。各エア供給室41、42及び43の下面に防塵機能を持つULPAフィルタ44、45及び46が取り付けられている。

【0031】また、図5に示すように、処理システム1の外部又は背後に空調器51が設置されており、この空調器51より配管52を通過して空気が各エア供給室41、42及び43に導入され、各エア供給室41、42及び43のULPAフィルタ44、45及び46より清



(6)

特開2001-351848

9

10

冷な空気がダウンフローで各部2、3及び4に供給されるようになっている。このダウンフローの空気は、システム1下部の適当な箇所に多数設けられている通気孔53を通過して底部の排気口54に集められ、この排気口54から配管55を通過して空調器51に回収されるようになっている。

【0032】また、プロセス処理部3では、第1及び第2の組G1、G2の多段ユニットの中で下段に配置されているレジスト塗布装置(COT)の天井面にULPAフィルタ56が設けられており、空調器51からの空気は配管52より分岐した配管57を通過してULPAフィルタ56まで送られるようになっている。この配管57の途中に温度・湿度調整器57aが設けられ、レジスト塗布工程に適した所定の温度及び湿度の清浄空気がレジスト塗布装置(COT)に供給されるようになっている。そして、ULPAフィルタ56の吹き出し側付近に湿度・温度センサ58が設けられており、そのセンサ出力が温度・湿度調整器57aを制御するコントローラ59に与えられ、フィードバック方式で清浄空気の温度及び湿度が正確に制御できるようになっている。

【0033】図4において、各スピナ型処理ユニット(COT)、(DEV)のメインアーム機構7に面する側壁には、ウェハW及び搬送アームが出入りするための開口部DRが設けられている。各開口部DRには、各ユニットからパーティクル等がメインアーム機構7の側に入り込まないようにするため、シャッタ(図示せず)が取り付けられている。

【0034】空調器51により搬送室21へのエア供給量及び排気量が制御され、搬送室21の内圧はクリーンルームの内圧よりも高く設定されている。これによりクリーンルームやカセットCRの内部から搬送室21に向かう気流が形成されないようになっており、この結果としてパーティクルが搬送室21内に侵入しなくなる。また、プロセス処理部3の内圧は搬送室21の内圧よりもさらに高く設定されている。これにより搬送室21からプロセス処理部3に向かう気流が形成されないようになっており、この結果としてパーティクルがプロセス処理部3に侵入しなくなる。

【0035】図6は上記善後処理システム1のプロセス処理部3に配置された熱処理ユニット(BAKE)の全体構成を示す図であり、(a)は上面図、(b)は縦断面図である。

【0036】図6に示すように、この熱処理ユニット(BAKE)はベースブロック62を有している。ベースブロック62は凹型形状をなし、その側部を規定するベースブロック側部62aと、その底部を規定するベースブロック底部62bからなる。さらにこのベースブロック側部62aの所定の高さの位置には水平遮蔽板63がベースブロック底部62bに対して水平に取り付けられている。水平遮蔽板63には円形の開口64が形成さ

れ、この開口64内に加熱機構としてホットプレート65が收容されている。ホットプレート65は支持板66により水平遮蔽板63に支持されている。

【0037】加熱処理を行うチャンバとしての処理室67はベースブロック側部62aと水平遮蔽板63とカバー68とで規定されている。処理室67の正面側及び背面側にはそれぞれ開口67A、67Bが形成され、開口67A、67Bを介してウェハWが処理室67に搬入搬出されるようになっている。

【0038】ホットプレート63には3つの孔69が貫通形成され、各孔69にウェハW保持治具としてリフトピン70がそれぞれ挿通されている。3本のリフトピン70はアーム71に連結支持され、アーム71は例えば垂直シリンダ72のロッド72aに連結支持されている。垂直シリンダ72からロッド72aを突出させると、リフトピン70が突出してホットプレート65からウェハWを持ち上げるようになっている。

【0039】ウェハWを3点支持するリフトピン70の高さは調節可能となっている。実線に示す低レベルの場合、リフトピン70はホットプレート65表面から突出しない。従って、リフトピン70により保持されたウェハWとホットプレート65表面との間隔は理論上0mmであるが、実際の装置構成におけるロキシム性は例えば0.1mm程度である。破線に示す高レベルは、リフトピン70がホットプレート65表面から例えば1.8mm突出する。この高レベルにおいて、メインアーム機構7により他の処理ユニットからウェハWの受け渡しがなされる。

【0040】図6(b)に示すように、ホットプレート65の外周面にはリング状のシャッタ73が取り付けられている。シャッタ73はアーム75を介して垂直シリンダ76のロッド76aにより昇降可能に支持されている。このシャッタ73は、非処理時には低位置に退避しているが、処理時に上昇し、ホットプレート65とカバー68との間に位置する。シャッタ73の内周には、リング状の供給リング74がホットプレート65を取り囲むように配置されている。そして、シャッタ73が上昇した状態で供給リングに設けられた通気孔(図示せず)から窒素ガス又はエア(冷却ガス)が吹き出すようになっている。なお、通気孔(図示せず)は、シャッタ73の周面に沿って例えば中心角2°のピッチ間隔で多数設けられている。

【0041】カバー68の中央には排気管77に連通する排気口78が開口している。この排気口78を介して加熱処理時等に発生するガスを排気するようになっている。排気管77は、装置正面側のダクト79(若しくは80)または他の図示しないダクトに連通している。

【0042】水平遮蔽板63の下方には機械室81が設けられている。機械室81はダクト79の側壁、側壁82及びベースブロック底部62bによって周面を規定さ

11

れている。機械室81には例えばホットプレート支持板66、シャッターアーム75、リフトピンアーム71、昇降シリンダ72、昇降シリンダ76が設けられている。

【0043】図6(a)に示すように、ホットプレート65の上面には例えば4個の突起83が設けられ、これら4個の突起83によりウェハWが位置決めされるようになっている。また、ホットプレート65の上面には複数の小突起(図示せず)が設けられ、ウェハWをホットプレート65の上に載置すると、これら小突起の頂部がウェハWに接触するようになっている。これによりウェハWとホットプレート65との間には微小な間隙(約0.1mm)が形成され、ウェハWの下面が汚れたり、傷付いたりすることがないようにしている。

【0044】製品となる半導体デバイスの品質に実質的に影響を及ぼさない範囲で熱処理温度のばらつき、すなわち目標温度と実処理温度との不一致が許容されている。この許容範囲を超える温度域でウェハWが熱処理されると所望のレジスト膜が得られない。そこで、所望のフォトリソ膜を得るためにホットプレート65に組み込まれたセンサ65bによりホットプレート65の温度を検出し、その検出温度に基づいて例えば熱電対からなるヒータ65aへの給電量をフィードバック制御している。センサ65bはコントローラ59に接続されている。

【0045】図7は基板処理システム1の制御ブロック図である。ロード／アンロード部2の正面側外壁には処理手順としてのレシピ設定、ウェハフローの登録、アラーム処理等、システム全体の制御や操作を行うためのメインパネル2aが設けられている。このメインパネル2aはタッチセンサ方式になっており、装置に対する操作は画面上に表示された入力部分を直接タッチペンを使用してタッチすることにより行う。

【0046】メインパネル2aはコントローラ59に接続されており、メインパネル2aで入力されたレシピ等のデータはコントローラ59に出力される。コントローラ59はレシピ等のデータに基づいた各部の制御指令をロード／アンロード部2、プロセス処理部3、インターフェース部4及び露光装置12に送り、これら各部を制御する。図7では模式ブロック図としてシステム1外にコントローラ59が示されているが、実際には例えばロード／アンロード部2内に配置されている。

【0047】また、コントローラ59内にはプロセッサ59a及びメモリ59bが設けられている。プロセッサ59aは例えば終了予測時間の算出、最適な熱処理ユニットの選択、プロセス処理部3内の温度・湿度制御等に関する種々の演算処理を行う部分である。

【0048】終了予測時間は第1、第2及び第3の3種類の終了予測時間を含む概念である。第1の終了予測時間は、1ロット分の最初のウェハWがプロセス処理部3に搬入されてから最初のウェハWがロード／アンロード

(7)

特開2001-351848

12

部2に排出されるまでの予測時間、第2の終了予測時間は、1ロット分の最初のウェハWがプロセス処理部3に搬入されてから最後のウェハWが搬入されるまでの予測時間であり、第3の終了予測時間は、1ロット分の最初のウェハWがロード／アンロード部2からプロセス処理部3に搬入されてから最後のウェハWがロード／アンロード部2に戻るまでの時間をいう。なお、単一のカセットCRから取り出され、順次処理されるウェハWは1ロットという単位で呼ばれる。

【0049】この終了予測時間は、例えばメモリ59bに予め記憶された終了予測関数に基づいて算出される。なお、この終了予測関数の代わりに、過去のプロセス処理によるレシピとそれに対応する終了時間データをメモリ59bに記憶しておき、この過去のデータに基づいてプロセッサ59aで算出しても良い。過去のプロセス処理に基づく場合、処理すべきレシピに一致する過去のデータがない場合には、例えば類似する単数あるいは複数のレシピに基づく終了時間を参照して算出することができる。

【0050】複数のウェハWが各処理ユニット内で並列的に処理され、他の処理ユニットにより処理が律速されるいわゆる定常状態における各ロット毎のサイクル時間( $T_1, T_2, \dots$ )が分かり、かつ他の処理ユニットにより処理が律速されない過渡状態のプロセス処理時間が分かる場合には、プロセスレシピからその情報に基づいて算出するものでも良い。各ロットの1サイクルの時間( $T_1, T_2, \dots$ )は、対応するロットに定められた処理条件のうち、処理を律速する最も所要時間の長いユニットの1台当たりの所要時間に基づいて決定されるのが好ましい。

【0051】なお、この場合、過渡状態が設定されるのは、最初のロットのウェハWが所定のユニットでの処理に達するまでの時間により規定され、その後は最初の1ロット目については $T_1$ のサイクル時間、2ロット目については $T_2$ のサイクル時間、3ロット目については $T_3$ のサイクル時間、 $s$ ロット目については $T_s$ のサイクル時間…というように定常状態が規定される。

【0052】さらに、定常状態のサイクル時間が $T_s$ から $T_{s+1}$ に変わるのは、これらサイクル時間 $T_s$ と $T_{s+1}$ の長短によって決定されるのが好ましい。

【0053】 $T_s < T_{s+1}$ の場合には、2ロット目の最初のウェハWがプロセス処理部3に供給され始めた時、すなわち1ロット目の第2の終了予測時間がサイクル時間の変わり目である。これは、サイクルタイムの長い2ロット目が入ってくるとサイクル時間の短い $T_s$ で処理すると処理が律速するからである。

【0054】 $T_s > T_{s+1}$ の場合には、1ロット目の最後のウェハWがプロセス処理部3からカセットCRに戻る時間、すなわち1ロット目の第3の終了予測時間がサイクル時間の変わり目である。

50

13

【0055】以下、第1～第3の終了予測時間の算出手法について、1ロット目～4ロット目までの処理のタイミングチャートの一例を示す図8を用いて説明する。図8(a)～(d)はそれぞれ1～4ロット目の所要時間( $t1a \sim t1d$ ,  $t2a \sim t2d$ ,  $t3a \sim t3d$ ,  $t4a \sim t4d$ )を示す。ロットの所要時間とは、ウェハWがカセットCRからプロセス処理部3に搬入されてからすべてのウェハWがカセットCRに戻るまでの時間である。

【0056】 $t1a$ ,  $t2a$ ,  $t3a$ ,  $t4a$ は該当するロットのウェハWがプロセス処理部3への搬入を開始する時、 $t1b$ ,  $t2b$ ,  $t3b$ ,  $t4b$ は該当するロットのウェハWのうち、プロセス処理部3で処理されたウェハWが最初にカセットCRに戻ってきた時、 $t1c$ ,  $t2c$ ,  $t3c$ ,  $t4c$ は該当するロットのウェハWがすべてプロセス処理部3へ搬入された時、 $t1d$ ,  $t2d$ ,  $t3d$ ,  $t4d$ は該当するロットのウェハWのすべてがプロセス処理部3からカセットCRに戻ってきた時を示す。従って、 $t1b$ は第1の終了予測時間を、 $t1c$ は第2の終了予測時間を、 $t1d$ は第3の終了予測時間を示す。

【0057】このタイミングチャートに示すように、 $t1c = t2a$ ,  $t2c = t3a$ ,  $t3c = t4a$ が成立するように、4つのカセットはハンドリングされる。この等式から、1ロット目のウェハW処理を開始する時点ですべてのロットについてのロット連続処理開始時点からの絶対終了予測時間を算出することができる。すなわち、(2ロット目の絶対終了予測時間) = (1ロット目の第2の終了予測時間) + (2ロット目の終了予測時間)、(3ロット目の絶対終了予測時間) = (1ロット目の第2の終了予測時間) + (2ロット目の第2の終了予測時間)、(4ロット目の絶対終了予測時間) = (1ロット目の第2の終了予測時間) + (2ロット目の第2の終了予測時間) + (3ロット目の第3の終了予測時間)となる。

【0058】これらより、第k番目のロットの絶対終了予測時間 $tka = t1c + t2c + \dots + tk$ で表されることが分かる。従って、第k番目の第1の終了予測時間 $tka(1) = t1c + t2c + \dots + tkb$ 、第k番目の第2の終了予測時間 $tka(2) = t1c + t2c + \dots + tkc$ 、第k番目の第3の終了予測時間 $tka(3) = t1c + t2c + \dots + tkd$ となる。

【0059】プロセッサ59aは、このように算出された第1の終了予測時間、第2の終了予測時間、第3の終了予測時間に基づいて適切な熱処理ユニットを選択する。第1～第3の終了予測時間の算出から最適ユニットの選択までにプロセッサ59aが算出するデータのフローを図9に示す。熱処理終了予測時間は、各熱処理ユニットで、対象とするロットの最後のウェハWの熱処理を終了する時間を、熱処理開始予測時間は、各熱処理ユニ

(8)

特開2001-351848

14

ットで、対象とするロットの最初のウェハWの熱処理を開始する時間を示す。「熱処理を終了する」とは、例えばホットプレート65上にウェハWが載置されてリフトビン70をリフトアップしてホットプレート65からウェハWを離す状態になることをいい、「熱処理を開始する」とは、例えばホットプレート65上にウェハWが載置されてリフトビン70をリフトダウンさせてホットプレート65に実質的にウェハWが接触する状態になることをいう。

【0060】設定時間・設定温度は各ロット毎に、かつ各熱処理ユニット毎に設定される。また、最適ユニットとは、所望の熱特性に短時間で近づく順にプロセッサ59aにより選択されるユニットを、加熱開始時間とは、例えば図6(b)に示すヒータ65aへの給電を開始する時間をいう。

【0061】図9に示すように、プロセッサ59aはまず第1～第3の終了予測時間に基づいて各熱処理ユニット毎に、かつ各ロット毎に熱処理終了予測時間及び熱処理開始予測時間を算出する。そして、プロセッサ59aはこの熱処理終了予測時間及び熱処理開始予測時間と、各熱処理ユニットにおける設定温度及び設定時間と、さらにメモリ59aに蓄積された加熱・冷却特性曲線に基づいて、処理すべきロットの設定温度に短時間で到達可能な順に最適ユニットを選択する。

【0062】なお、選択するユニット数は作業者が決定することができる。選択ユニット数が複数の場合、設定温度に短時間で到達するユニットを順に複数選択する。また、使用中のユニットの中に、次のロットの加熱が必要な時間までに到達不可能な場合しかない場合、未使用のユニットから選択する。

【0063】この熱処理ユニットの選択は、以下の通りである。メモリ59bには例えば図10に示す加熱・冷却温度特性曲線を記憶している。図10(a)は熱処理ユニットを加熱する場合の温度特性曲線を、図10(b)は冷却する場合の温度特性曲線を示す。これら温度特性曲線は、過去の熱処理での温度推移データや用いられるユニットの設計仕様等から得られる。なお、図10(a)には特性曲線としてその一例を示したが、実際にはメモリ59bには、立ち上げ温度が複数与えられた特性曲線が複数記憶されており、同様に立ち下がり温度が複数与えられた特性曲線が複数記憶されている。各熱処理を行った後にはそれぞれ熱処理ユニットのヒータ65aへの給電が停止し、図10(b)に示す冷却特性曲線に示す特性に基づいて温度が下がっていき、さらに所定の温度まで下がったところでヒータ65aに給電を開始することにより図10(a)に示す加熱特性曲線に示す特性に基づいて温度が上昇する。

【0064】一例として、4つのロットの連続処理が設定される場合に、2番目～4番目のロットのプリベーキングユニット(PREBAKE)、ポストエクスポージ

50

15

ャベーキングユニット (PEBAKE)、ポストベーキングユニット (POBAKE) を図 11 (a) に示す 8 つのベーキングユニット (BAKE) 101~108 の中から選択する場合を用いて処理ユニット選択動作を説明する。

【0065】この場合、まず作業者の入力あるいはプロセッサ 59a の自動設定により、例えば図 12 に示す処理条件が設定されていることとする。この処理条件は、各ロット毎、かつ各ベーキングユニット毎の処理ユニットの台数、設定温度、設定時間からなる。

【0066】図 11 (b) は 1 ロット目についてのベーキングユニット 101~108 の割り当てを示す図である。ベーキングユニット 101~104 にはそれぞれ 1 ロット目のベーキングが割り当てられている。ベーキングユニット 105~108 は 1 ロット目では使用されない。

【0067】同図に示すように、1 ロット目の処理では、プリベーキング (PREBAKE) をベーキングユニット 104 を用いて処理温度 120℃、処理時間 30 sec で、ポストエクスポートベーキング (PEBAKE) をベーキングユニット 103 を用いて処理温度 150℃、処理時間 30 sec で、ポストベーキング (POBAKE) をベーキングユニット 101 及び 102 を用いて処理温度 180℃、処理時間 40 sec で行うことが設定されている。

【0068】以上のように設定された処理条件と、終了予測時間に基づいて求められた各熱処理ユニットの処理終了予測時間及び処理開始予測時間を図 13 (a) に示す。

【0069】同図において、tPRE-E1、tPEB-E1、tPOB-E1、tPOB-E2 は処理終了予測時間を示し、順に 1 ロット目の各処理ユニットにおける最後のウェハ W のプリベーキングの処理終了予測時間、ポストエクスポートベーキングの処理終了予測時間並びに 1 台目及び 2 台目のポストベーキングの処理終了予測時間である。

【0070】tPRE-S2、tPEB-S2a、tPEB-S2b、tPOB-S2 は処理開始時間を示し、順に 2 ロット目の各処理ユニットにおける最初のウェハ W のプリベーキングの処理開始予測時間、1 台目と 2 台目のポストエクスポートベーキングの処理開始予測時間及びポストベーキングの処理開始予測時間である。

【0071】これら各ロットの各ユニットの処理開始予測時間、処理終了予測時間は、第 1 の終了予測時間、第 2 の終了予測時間、第 3 の終了予測時間と、サイクル時間 T1, T2, ... に基づいて算出可能である。例えば 2 ロット目のプリベーキングの処理開始予測時間を算出する場合、プリベーキングまでに 1 サイクルの処理時間が与えられる処理ユニット数が 3 であり、 $T1 > T2$  となると、1 ロット目の第 2 の終了予測時間に 1 ロット目の 3 サイクル時間を付加した時間である  $t1 \alpha (2) + 3 T$

(9)

特開 2001-351848

16

が 2 ロット目のプリベーキングの処理開始予測時間となる。

【0072】また、例えば 2 ロット目のポストベーキングの処理終了予測時間を算出する場合、ポストエクスポートベーキングまでに 1 サイクルの処理時間が与えられる処理ユニット数が 9 であり、 $T1 > T2$  となると、2 ロット目の第 2 の終了予測時間に 9 サイクル時間と 2 ロット目のポストベーキングの設定時間 40 sec を付加した時間、すなわち  $t1 \alpha (2) + 9 T1 + 40$  (sec) が 2 ロット目のポストベーキングの処理終了予測時間である。同様にして、各ロット毎に各処理ユニット毎にすべての処理開始予測時間及び処理終了予測時間が算出可能である。

【0073】図 13 (a) に示すように、プロセッサ 59a は、同図の×印で示す 2 ロット目の各処理の処理開始予測時間までに、○印で示す 1 ロット目の各処理の処理終了予測時間で所定の温度で処理が終了したユニットのうち、短時間で設定温度に到達する順にユニットを選択する。

【0074】この選択手法は、例えばある熱処理の処理開始予測時間までに前のロットで処理が終了しているか否かを判断し、その前のロットで処理が終了しているロットの中から、さらにある熱処理の処理開始予測時間までに温度を追従させることができるユニットがあるか否かを判断する。そして、追従可能なユニットの中から所望の熱特性に短時間で近づけることのできるユニットから順に選択していく。

【0075】例えば、2 ロット目の最初のウェハ W が時間 tPRE-S2 に 150℃ で処理することが求められている。そこで、1 ロット目でも tPRE-E1 に 120℃ で処理が処理が終了されたユニットが 2 ロット目の最初のプリベーキングに温度を追従させることができるか否かを判定する。しかし、時間 tPRE-S2 までに 2 ロット目のプリベーキングに求められる設定に到達することができない。これは、時間 tPRE-S2 から時間 tPRE-E1 までの間にユニットを加熱しても、図 10 (a) に示される加熱特性曲線から見て 150℃ に到達しない判断できるからである。そこで、1 ロット目でプリベーキングを行っていたユニットは用いることができない。また、1 ロット目で他の熱処理を行っていたユニットは、tPRE-S2 の時点では最後のウェハ W の熱処理が終了していないので選択できない。従って、1 ロット目で使用されていないベーキングユニット 105~108 の中から 2 ロット目のプリベーキングユニット (PREBAKE) が選択される。

【0076】また例えば、2 ロット目の最初のウェハ W が tPEB-S2a に 180℃ で処理することが求められている。tPEB-S2a までに 1 ロット目の処理が終了しているユニットはプリベーキングユニット (PREBAKE) 104 とポストエクスポートベーキングユニット (POBAKE) 103 である。そこで、両者いずれが tPE

(10)

特開2001-351848

17

B-S2aに180℃に温度差が少なく到達するかをプロセッサ59aは判定する。プリベーキングユニット(PREBAKE)104について図10(a)及び(b)の加熱冷却特性曲線に基づいて算出すると、tpから加熱を開始すれば所望の温度に到達可能である。一方、ポストエクスポートベーキングユニット(POBAKE)についても同様に算出すると、tpB-S2aまでには180℃に到達できない。以上より、1ロット目のポストエクスポートベーキングを行ったユニット104が2ロット目の1台目のポストエクスポートベーキングを行うユニット104として選択される。

【0077】このような選択方法により、1ロット目でポストエクスポートベーキングを行ったユニット103を2ロット目の2台目のポストエクスポートベーキングユニットとして使用し、1ロット目でポストベーキングを行ったユニット101、102のいずれかを2ロット目のポストベーキングユニットとして使用する。

【0078】このようにして選択された2ロット目のユニットの割り当てを図11(c)に示す。さらに、2ロット目から3ロット目へ処理が移行する際の加熱冷却特性曲線を示したのが図13(b)である。図13(b)に示した結果より選択された3ロット目のユニットの割り当ては図10(d)となる。

【0079】なお、図13(a)及び(b)で、例えばtpRE-E1とtpRE-S2は等しくないように、あるロットにおける処理終了予測時間と次のロットにおける処理開始時間にずれが生じている。これは、あるロットにおける処理終了予測時間後にその処理が行われていたユニットから次のロットに搬送されるまでの搬送時間や待機時間等が含まれるため、その時間分だけずれている。

【0080】さらに、プロセッサ59aは上記図13(a)及び(b)に示した加熱冷却特性曲線に基づいて、その加熱を開始する時間(加熱開始時間)を算出する。具体的には、処理終了予測時間から処理開始予測時間までを図13(a)の冷却特性曲線及び図13(b)の加熱特性曲線の交点で示される時間が加熱開始時間となる。例えば、2ロット目のプリベーキングユニット(PREBAKE)105の加熱開始時間はtpとなる。この加熱開始時間はメモリ59bに記憶され、所定の加熱開始時間に達するとコントローラ59が各熱処理ユニットのヒータ65aの給電を開始するように制御する。

【0081】このようにして、プロセッサ59aは各ロット毎に、加熱するまでに必要な時間を最短とする熱処理ユニットを自動で選択するとともに、その熱処理ユニットにおける加熱開始時間を算出する。

【0082】また、メインパネル2aにはスタートボタンが設けられており、作業者がタッチすることにより、基板処理を開始することができる。このスタートボタンは、システム1内の温度・湿度の調整完了やレシピの設

18

定が完了し、終了予測時間や加熱開始時間の算出、熱処理ユニットの選択等の処理が終了した段階で青色に点滅し、これにより実処理開始が可能であることを確認できる。

【0083】以上に示された処理システムで行う基板処理プロセスを図14のフローチャートに沿って説明する。

【0084】まず、基板処理システム1内の温度及び湿度の立ち上げを行う(S141)。具体的には、ロード/アンロード部2の正面側外壁に設けられた主電源ボタン(図示せず)を押してシステム1全体の電源をONにする。これにより、システム1内へ送風が開始され、システム1内の温度・湿度の調整が開始される。

【0085】次に、メインパネル2aを用いて搬送レシピ、プロセスレシピ等を設定する(S142)。搬送レシピとは、処理を行うべき処理内容(例えばアドヒージョン、現像処理、露光等)と、その順序である。レシピの設定はロード/アンロード部2に設けられたメインパネル2aにタッチペンでタッチすることにより行う。

【0086】具体的には、例えば図15に示されるようなステップ及び処理ユニットを指定する。なお、本実施形態では、1ロット～4ロットまでのすべてのプロセスは同図に示されるプロセスとして設定されているが、各ロット毎に順序及び処理ユニットを変えてももちろんよい。

【0087】さらに、各プロセスにおける詳細な処理条件を設定する。図12は熱処理系の処理条件の設定例を示す図である。同図に示すように、各ロットについて、各熱処理毎に処理に必要なユニット数、設定温度及び設定時間が設定される。なお、同図に示されたのは熱処理系のみについて示したが、他の液処理等の処理条件も同様に詳細に設定可能である。

【0088】また、レシピ設定ではさらに処理を行うウェハWの枚数を設定してもよいし、カセットCRが載置台5に載置されると同時にセンサがウェハWの枚数を自動検出するものであってもよい。

【0089】以上のようにレシピ等が設定されると、メインパネル2aにはレシピのフロー等が表示される。作業者はこのメインパネル2aの表示画面を見て、設定したレシピに誤りがないか判断する。

【0090】作業者は、次に所定の枚数が収容されたカセットCRを載置台5に載置する(S143)。ロード/アンロード部2は、収容されたカセットCR内のウェハWの枚数をセンサ(図示せず)により検出し、検出信号をコントローラ59に出力する。

【0091】一方、前述の通りメインパネル2aを用いてプロセスのレシピが正しく設定された場合、コントローラ59は、このレシピ等に基づいて各ロット毎に熱処理ユニットを自動選択し、各ユニットの加熱開始時間を算出する(S144)。

(11)

特開2001-351848

19

20

【0092】次に、システム1内の温度・湿度の調整完了をメインパネル2aで確認し（S145）、実際の処理開始指示をメインパネル2aで行う（S146）。これにより、処理開始信号がコントローラ59に出力される。コントローラ59は、この処理開始信号に基づいてシステム1内の各処理ユニットによる実処理を開始する（S147）。

【0093】各処理ユニットによる実処理のフローチャートの一例を図16に示す。ロード／アンロード部2の載置台5上におかれたカセットCRは、サブアーム機構6により取り出され（S160）、ロード／アンロード部2内に1枚ずつ搬入される（S161）。搬入されたウェハWは、X軸方向に移動し、さらにプロセス処理部3内に搬入される。このウェハWは、まず第3の処理ユニット群G3内のアライメントユニット（ALIM）に搬入される。そして、このウェハWはアライメントユニット（ALIM）で位置決めされた後、メインアーム機構7を用いてアドヒージョンユニット（AD）に搬入される。アライメントユニット（ALIM）に搬入されてからアドヒージョンユニット（AD）に搬入されるまでの所要時間をt1とする。

【0094】ウェハWはこのアドヒージョンユニット（AD）で脱水処理がなされる（S162）。アドヒージョンユニット（AD）で脱水処理を行う時間をt2とする。次いでアドヒージョンユニット（AD）からウェハWを搬出し、クーリングユニット（COL）に搬入する。このクーリングユニット（COL）でウェハWは冷却処理される（S163）。この冷却処理に要する時間をt3とする。なお、クーリングユニット（COL）には4つのユニットがあるが、いかなるユニットで処理してもよい。以下、同様に、過渡状態で同一処理について複数のユニットが設けられている場合には、いずれの場合もいかなるユニットで処理してもよい。次に、ウェハWは、メインアーム機構7によって第1の処理ユニット群G1（若しくは第2の処理ユニット群G2）のレジスト液塗布処理装置（COT）に対向位置決めされ、搬入される。そして、所定のプロセス時間t4によりレジストが回転塗布される（S164）。

【0095】レジストが塗布されたウェハWはまずプリベークユニット（PREBAKE）に挿入され、レジスト液から溶剤（シンナー）を飛ばして乾燥される（S165）。このプリベークに要する時間をt5とする。

【0096】次に、プリベークユニット（PREBAKE）から搬出されたウェハWはクーリングユニット（COL）で所要時間t6を用いて冷却され（S166）、その後エクステンションユニット（EXT）を介してインターフェース部4に設けられた第2のサブアーム機構9に受け渡される。

【0097】ウェハWを受け取った第2のサブアーム機

構9は、受け取ったウェハWを順次バッファカセットB UCR内に収納する。このインターフェース部4は、ウェハWを図示しない露光装置12に受け渡し、露光処理（S167）後のウェハWを受け取る。露光後のウェハWは、周辺露光装置（WEE）にてウェハW周辺部の不要となるレジストを露光し、上記とは逆の動作を経てメインアーム機構7に受け渡される。このメインアーム機構7は、この露光後のウェハWをポストエクスポージャベークユニット（PEBAKE）に挿入する。クーリングユニット（COL）からウェハWが搬出されて露光終了後ポストエクスポージャベークユニット（PEBAKE）内に搬入されるまでの所要時間をt7とする。

【0098】ウェハWはポストエクスポージャベークユニット（PEBAKE）で所要時間t8で加熱処理され（S168）、その後、クーリングユニット（COL）に搬入される。そして、所定の温度に所要時間t9で冷却処理される（S169）。

【0099】冷却処理されたウェハWは第1の処理ユニット群G1（若しくは第2の処理ユニット群G2）のレジスト現像装置（DEV）に挿入され所要時間t10で現像される（S170）。現像の終了したウェハWはポストベークユニット（POBAKE）に搬入されて所要時間t11で加熱乾燥処理される（S171）。そして、さらにメインアーム機構7によりクーリングユニット（COL4）に搬入されて所要時間t12で冷却処理され（S172）、第3の処理ユニット群G3のエクステンションユニット（EXT）を介してロード／アンロード部2に搬送され、再びカセットCRに収容される（S173）。

【0100】このような過渡状態でウェハWをカセットCRから順次搬出し、それぞれ処理を行っている、先にカセットCRから供給されたウェハWが先の処理ユニットで処理中であることが生じるため、先のウェハWにより処理が律速されてくる。このように律速が生じてくることで、本システム1は所定のサイクル毎のプロセス制御を開始する。具体的には、各処理ユニットにそれぞれ処理中であるか否かを判定するセンサ（図示せず）が設けられている。これら各センサはコントローラ59に接続されており、これら各センサの検出信号に基づいて律速が生じているかコントローラ59が判定する。律速が生じていると判定した場合、過渡状態における基板処理が終了し、定常状態における基板処理が開始される。

【0101】定常状態とは、複数のウェハWがプロセス処理部3内に複数供給されており、かつ前後のユニット間で律速が生じている状態を示す。この定常状態では、所定の時間Tを1サイクルとして各ユニット毎に上記と同様の処理が行われる。なお、この定常状態が生じると、最後のロットの処理が終了するまで定常状態が結

21

(12)

く、

【0102】1ロット目の処理開始から1ロット目についての第2の終了予測時間だけ経過すると、上記図15に示したフローに沿って2ロット目の処理が行われる。この2ロット目では、図14(h)に示すように、1ロット目とは異なる処理条件で処理が開始される。ここで、1ロット目の1サイクル時間 $T_1$ が2ロット目の1サイクル時間 $T_2$ よりも長い場合( $T_1 > T_2$ )には、1ロット目の処理開始から1ロット目についての第3の終了予測時間経過するまで1サイクル $T_1$ として処理が行われ、第3の終了予測時間経過すると1サイクルが $T_2$ となる。逆に、 $T_1 < T_2$ の場合には、1ロット目についての第2の終了予測時間経過後から1サイクル時間 $T_2$ で処理が行われる。そして、上記と同様の手順により選択された熱処理ユニットを選択して各熱処理が行われる。

【0103】なお、本実施形態では第1～第3の終了予測時間のすべてについてプロセッサ59aが算出する場合を示したが、すべて求める必要はなく、少なくともいずれか1種の終了予測時間を算出すれば処理終了予測時間及び処理開始予測時間を算出できる。

【0104】このように本実施形態によれば、設定されたレシピに基づいて、各ロット毎に、各熱処理ユニットの処理が開始される処理開始予測時間と、各熱処理ユニットの処理が終了する処理終了予測時間を算出し、これら処理開始時間と処理終了予測時間に基づいて各ロット毎の処理を最適にする最適処理ユニットを選択する。これにより、レシピに到達するまでの熱処理ユニットの給電量を少なくすることができ、省電力化が図れるとともに、システムの定常状態における処理サイクル時間を短くすることができる。

【0105】また、各ロット毎に使用されない熱処理ユニットがあり、その不使用の熱処理ユニットからも最適処理ユニットを選択するようにする。これにより、あるロットで使用されたすべての処理ユニットについて次のロットの設定温度に到達できない場合でも設定温度を満たす最適熱処理ユニットが選択できる。

【0106】(第2実施形態) 本発明は第1実施形態の変形例に係る。本実施形態では、作業者が誤ってカセット交換を行うべき時間内にカセットCRを交換できずにロット連続処理が中断した場合に各熱処理ユニットの加熱開始時間を補正する形態に関する。

【0107】第1実施形態で示したように、加熱開始時間はロット連続処理の最初、すなわち1ロット目の実処理を開始する時点には決定している値である。しかし、作業者が誤って所定の時間内にカセットCRを交換できなかった場合には、1ロット目の実処理開始時から加熱開始時間がずれる。すなわちまだカセットを交換して次のロットの連続処理を開始していないのに熱処理ユニットの加熱を開始してしまう。

特開2001-351848

22

【0108】そこで、本実施形態では、連続処理すべきロットについてのカセットCRが交換されていないのをセンサ(図示せず)が確認した時間からセンサ出力に基づきコントローラ59がタイムラグを積算し、ロット連続処理の最初に算出した加熱開始時間に付加する。

【0109】ロット連続処理を行う場合のさらに具体的なカセット交換動作を図17及び図18に示すタイミングチャートを用いて説明する。

【0110】図17は1ロット目～4ロット目までの実処理のタイミングチャートを示す図である。図17

(a)～(d)はそれぞれ1～4ロット目の所要時間( $t_{1a} \sim t_{1d}$ ,  $t_{2a} \sim t_{2d}$ ,  $t_{3a} \sim t_{3d}$ ,  $t_{4a} \sim t_{4d}$ )を示す。また、図18は図17に基づくカセット交換可能時間を示すタイミングチャートである。なお、カセット交換可能時間とは、連続ロット処理を行うために次のロット処理のためにカセットを交換することができる時間を示し、この交換可能時間を経過してカセットを交換した場合には、連続ロット処理が中断するような時間をいう。

【0111】例えば1ロット目が終了してから3ロット目の処理を開始するまでに、1ロット目の開始カセットCRを交換せずにそのカセットCRの交換可能時間が経過し、交換可能時間を1lostだけ経過してからカセットCRを載置した場合を考える。この場合、3ロット目の実処理は1lost分だけ遅れて開始される。この場合、第1実施形態の加熱開始時間であれば、この1lostを考慮されないタイミングで各熱処理ユニットでヒータ65aへの給電が開始されるが、本実施形態の場合、このタイムラグ1lostの分だけコントローラ59がセンサ(図示せず)の出力に基づき積算する。これにより、そして、1lostが経過するまで各熱処理ユニットにおけるヒータ65aへの給電の開始を行わない。

【0112】そして、1lostの経過とともに加熱開始時間が再び進行する。従って、図18(c)及び(d)に示すように、その後のカセット交換時間は最初の計算値よりも1lostの分だけ遅れる。また、ヒータ65aへの給電が1lostだけ遅れて開始される。このように、作業者が誤ってカセット交換可能時間を経過した分だけ加熱開始時間を遅らせることにより、作業者のカセット交換の誤りの有無に係わらず正確に適切なタイミングでヒータ65aへの給電が開始され得る。

【0113】本発明は上記実施形態に限定されるものではない。本発明の基板処理システムは上記基板処理システム以外のシステムにも適用可能であることはもちろんである。例えば、各処理ユニット群に配置されるユニット種は、別種の処理を施すもの設けても良く、またその台数も種々変更可能である。また、上記実施形態ではフォトリソグラフィ工程に使用される基板処理システムに適用したが、例えば、図19に示すような処理システムであってもよい。この処理システムは、ロード/アンロード



23

ード部2、プロセス処理部3からなり、インターフェース部4及び露光装置12を有しない。

【0114】また、図14の(S145)では、システム内の温度・湿度の設定完了表示を作業者が確認して(S146)のウェハWの実処理のスタートを指示する場合を示したが、これに限定されるものではない。例えば、システム1内の温度・湿度の設定完了をコントローラ59が判断した時点で作業者の指示を待たずに自動的にウェハWの実処理を開始してもよい。

【0115】また、作業者が設定するレシピは、各ロット毎に設定するものであれば、必ずしもすべての処理条件を含める必要はない。例えば、処理すべきレシピを各処理毎にアドレス等を付してメモリ59bに蓄積しておき、このアドレスを作業者が入力することにより自動的にレシピが決定されるものであってもよい。

【0116】また、ホットプレート65を加熱するヒータ65aは熱電対からなる場合を示したが、これに限定されない。例えばホットプレート65を中空部を持つジャケットとし、中空部に熱媒を循環供給してウェハWを加熱するようにしてもよい。また、この中空部にヒートパイプを導入してホットプレート65を加熱するようにしてもよい。なお、このように熱媒やヒートパイプを用いる場合には、図10に示す温度特性曲線にかえて、これら熱媒やヒートパイプの熱特性を示す加熱・冷却特性曲線を用いるのが好ましい。

【0117】また、第1～第3の終了予測時間に基づいて処理開始予測時間及び処理終了予測時間を算出したが、これに限定されるものではない。第1～第3の終了予測時間を算出せず、例えば過去に行った所定のレシピでの処理開始時間、処理終了開始時間に基づいてこれら処理開始予測時間及び処理終了予測時間を算出してもよい。

【0118】また、上記実施形態では1ロット目のユニットの選択を作業者の入力により行う場合を示したが、これに限定されるものではない。例えば、1ロット処理開始前の実際の熱処理ユニットの温度と設定温度に基づいてプロセッサ59aが自動選択するものでもよい。

【0119】さらに、上記実施形態ではベーキングユニット(BAKE)を自動選択する機能として示したが、これに限定されるものではないことはもちろんである。例えば、処理条件の異なるクーリングユニット(COOL)を自動選択するものでもよい。また、処理条件の異なるレジスト塗布装置(COT)を自動選択するものでもよい。例えば上記実施形態の図1～図3に示すように、レジスト塗布装置(COT)が2台ある場合、システム1の立ち上げの際に該塗布装置(COT)内の温度・湿度を調整したが、例えば先に所望の温度・湿度に到達する塗布装置(COT)を自動選択してもよい。また、該塗布装置(COT)に設けられたレジスト吐出用ノズル(図示せず)から吐出されるレジスト温度が所望

(13)

特開2001-351848

24

の温度特性に先に近づく方を選択するものでもよい。また、その他本発明の要旨を逸脱しない範囲で種々変更可能である。

【0120】

【発明の効果】以上詳述したように本発明によれば、あるロットの各処理の処理終了予測時間とその後のロットの設定温度及び処理開始予測時間に基づいて最適な処理ユニットを自動選択することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る基板処理システムの全体構成を示す平面図。

【図2】同実施形態に係る基板処理システムの正面図。

【図3】同実施形態に係る基板処理システムの背面図。

【図4】同実施形態における基板処理システム内における清浄空気の流れを示す内部透視図。

【図5】同実施形態における基板処理システム内における清浄空気の流れを示す内部透視図。

【図6】同実施形態における基板処理システム内の熱処理ユニットの全体構成を示す図。

【図7】同実施形態に係る基板処理システムの制御ブロック図。

【図8】同実施形態に係る基板処理システムの1ロット目～4ロット目のタイミングチャートを示す図。

【図9】同実施形態に係るプロセッサにおけるデータフローを示す図。

【図10】同実施形態に係る熱処理ユニットの加熱・冷却特性曲線を示す図。

【図11】同実施形態に係る熱処理ユニット選択動作を説明するための一例としての熱処理ユニットの選択例を示す図。

【図12】同実施形態に係る熱処理ユニット選択動作に必要な処理条件を示す図。

【図13】同実施形態に係る熱処理ユニットの選択動作を説明するための図。

【図14】同実施形態に係る基板処理システムの処理フローを説明するための図。

【図15】同実施形態に係るレシピの設定例を示す図。

【図16】同実施形態に係る基板処理システムの各処理ユニットの処理のフローチャートを示す図。

【図17】本発明の第2実施形態に係る基板処理システムの各ロットの実処理のタイミングチャートを示す図。

【図18】図16のタイミングにおける各ステージのカセット交換可能時間を示すタイミングチャートを示す図。

【図19】本発明の適用される基板処理システムの変形例の全体構成を示す平面図。

【符号の説明】

1…基板処理システム、2…ロード／アンロード部、2a…メインパネル、3…プロセス処理部、4…インターフェース部、5…載置台5…突起部、6…第1のサブア

50



(14)

特開2001-351848

25

26

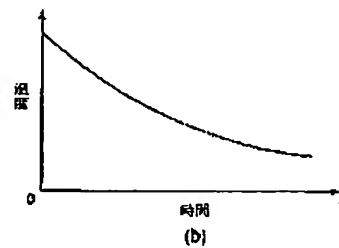
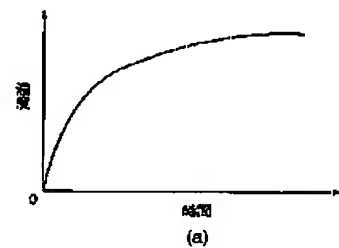
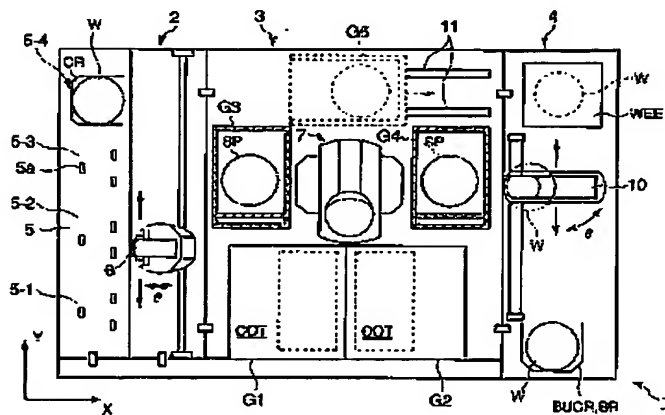
ーム機構、7…メインアーム機構、8…メインアーム、  
9…ガイド、10…第2のサブアーム機構、11…レール、  
12…露光装置  
41、42、43…エア供給室、44、45、46…U  
LPAフィルタ、51…空調器、52…配管、53…通  
風孔、54…排気口、55…配管、56…ULPAフィ  
ルタ、57…配管、57a…温度・湿度調整器、58…  
温度・湿度センサ、59…コントローラ、59a…プロ  
セッサ、59b…メモリ  
62…ベースブロック、62a…ベースブロック側部、  
62b…ベースブロック底部、63…水平遮蔽板、64\*

\*…開口、65…ホットプレート、65a…ヒータ、65  
b…センサ、66…支持板、67…処理室、67A、6  
7B…開口、68…カバー、69…孔、70…リフトピ  
ン、71…アーム、72…垂直シリンダ、72a…ロッ  
ド、73…シャッタ、74…供給リング、74a…リン  
グ部材、74b…供給孔、74c…供給通路、75…ア  
ーム、76…垂直シリンダ、76a…ロッド、77…排  
気管、78…排気口、79(80)…ダクト、81…機  
械室、82…側壁、83…突起

10 101~108…ベーキングユニット

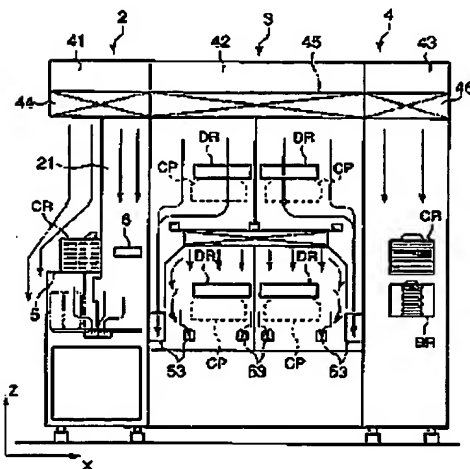
【図1】

【図10】



【図4】

【図15】

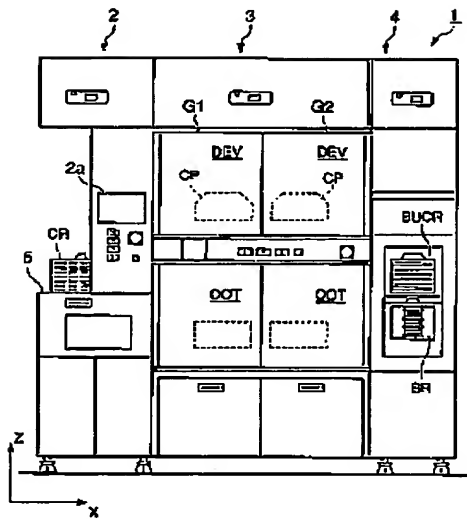


ステップ	処理ユニット
S1	ALIM
S2	AD
S3	COL
S4	COT
S5	PREBAKE
S6	COL
S7	EXP
S8	PEBAKE
S9	COL
S10	DEV
S11	POBAKE
S12	COL

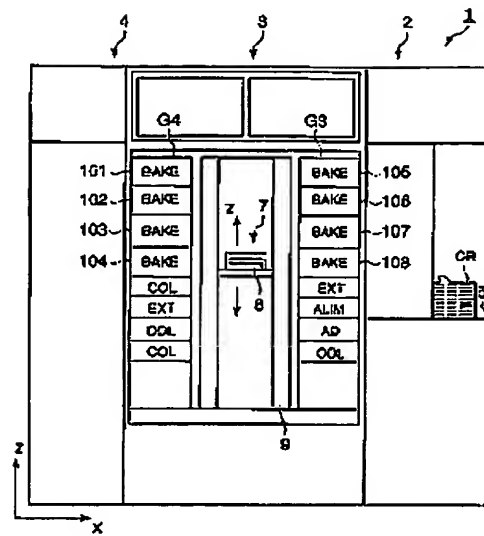
(15)

特開2001-351848

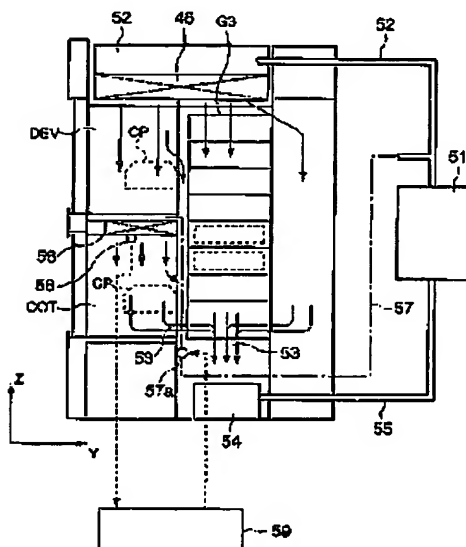
【図2】



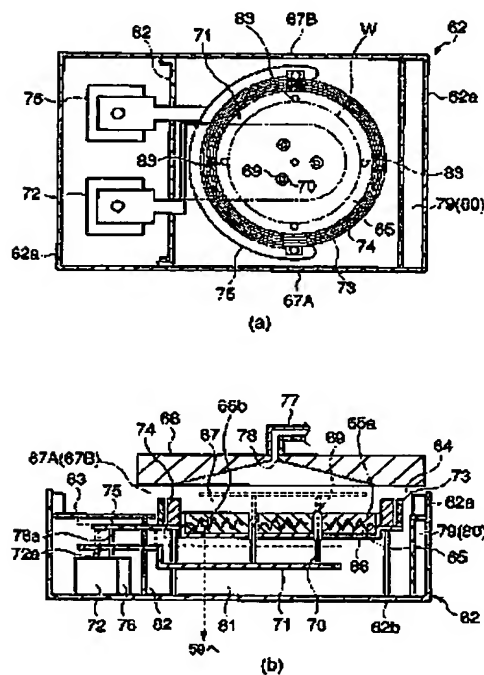
【図3】



【図5】



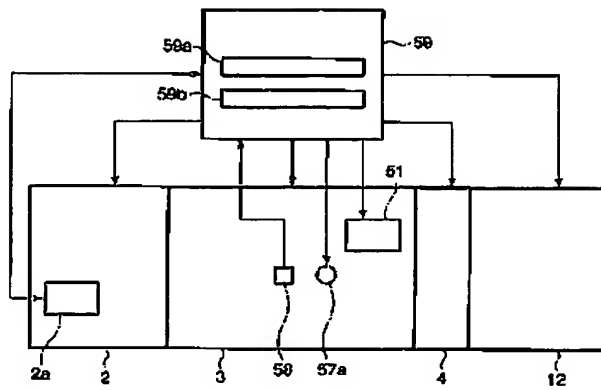
【図6】



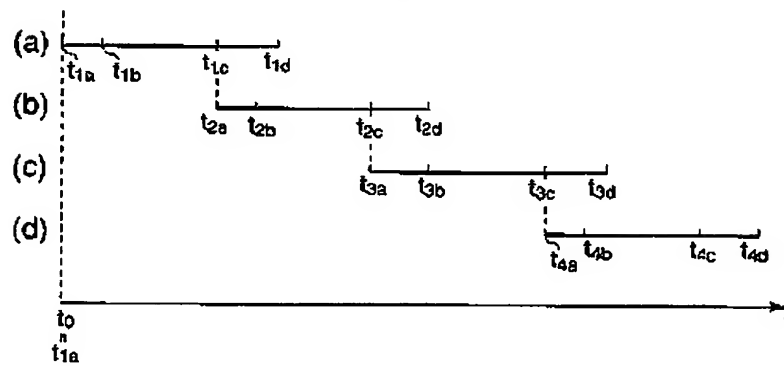
(15)

特開2001-351848

【図7】



【図8】



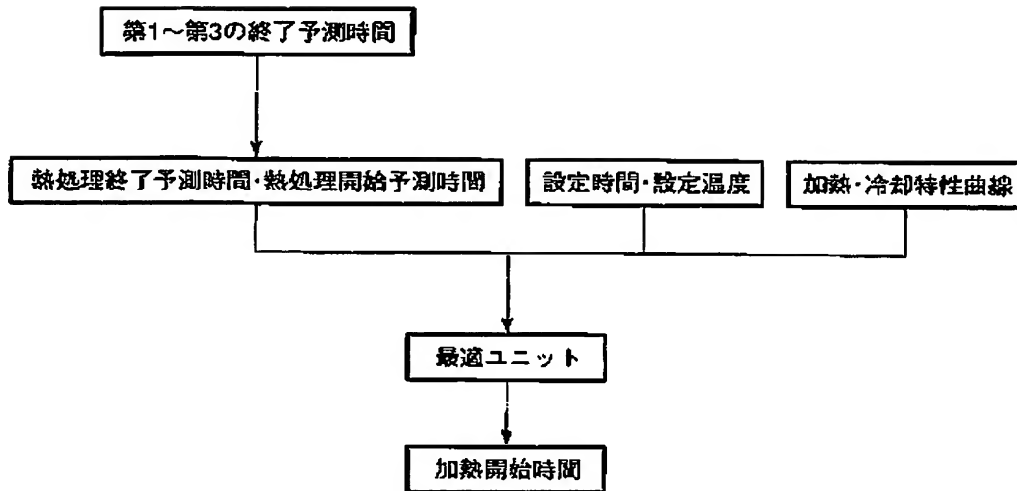
【図12】

ロット	PREBAKE			PEBAKE			POBAKE		
	台数	温度	時間	台数	温度	時間	台数	温度	時間
1	1	180	30	1	160	30	2	180	40
2	1	150	10	2	160	60	1	180	40
3	1	140	20	2	140	40	1	180	30
4	1	160	20	1	160	30	2	180	40

(17)

特開2001-351848

【図9】



【図11】

BAKE	～101
BAKE	～102
BAKE	～103
BAKE	～104
BAKE	～105
BAKE	～106
BAKE	～107
BAKE	～108

(a)

POBAKE 180℃.40sec	～101
POBAKE 180℃.40sec	～102
PEBAKE 150℃.30sec	～103
PREBAKE 120℃.30sec	～104
BAKE 使用せず	～105
BAKE 使用せず	～106
BAKE 使用せず	～107
BAKE 使用せず	～108

(b)

POBAKE 180℃.40sec	～101
BAKE 使用せず	～102
PEBAKE 180℃.60sec	～103
PEBAKE 180℃.60sec	～104
PREBAKE 150℃.10sec	～105
BAKE 使用せず	～106
BAKE 使用せず	～107
BAKE 使用せず	～108

(c)

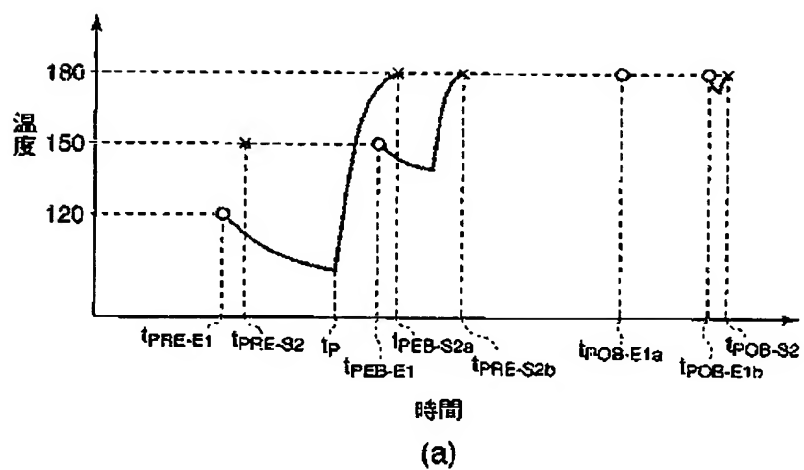
POBAKE 180℃.20sec	～101
PREBAKE 140℃.20sec	～102
BAKE 使用せず	～103
PEBAKE 140℃.40sec	～104
BAKE 使用せず	～105
PEBAKE 140℃.40sec	～106
BAKE 使用せず	～107
BAKE 使用せず	～108

(d)

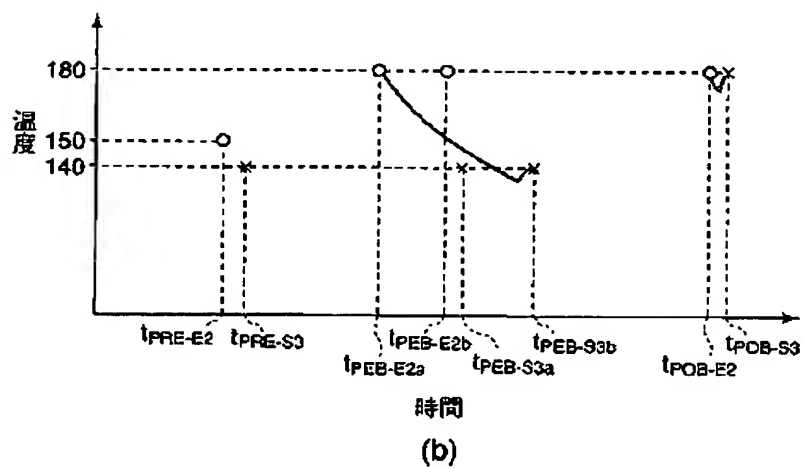
(18)

特開2001-351848

【図13】



(a)

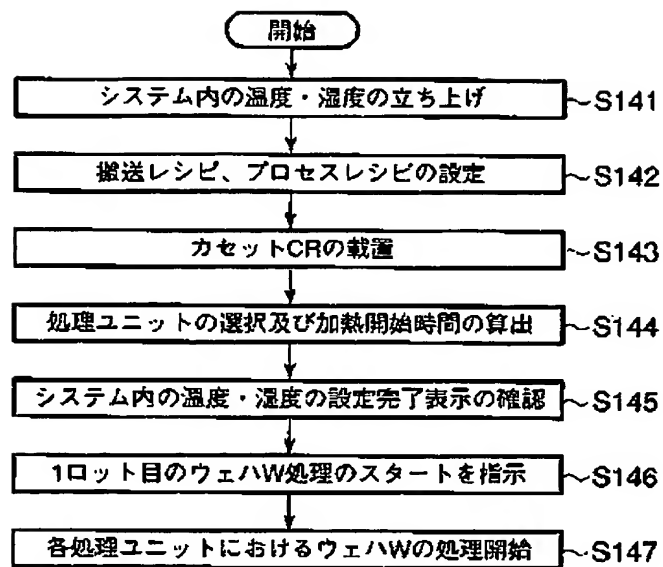


(b)

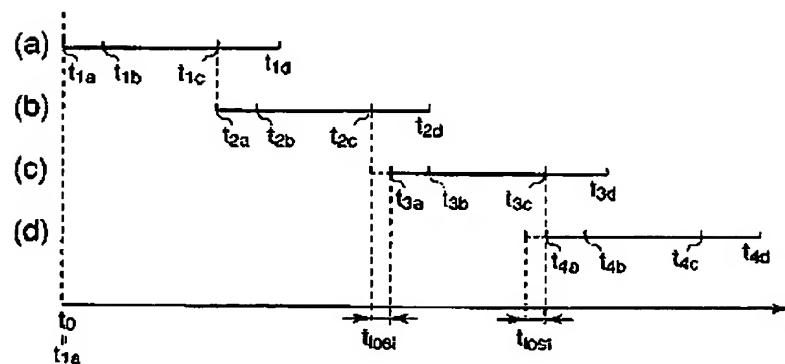
(19)

特開2001-351848

【図14】



【図17】



(20)

特開2001-351848

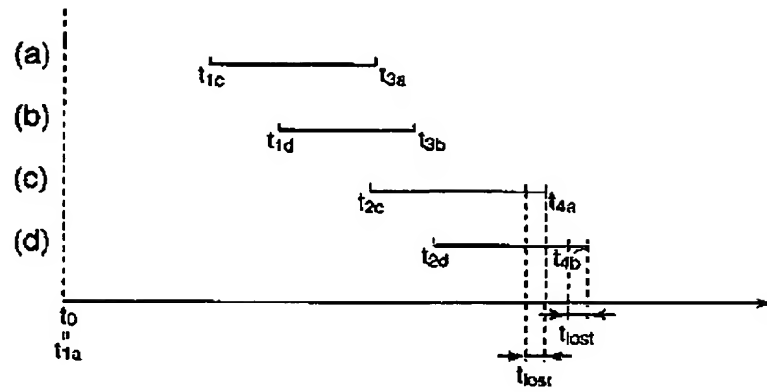
【図16】



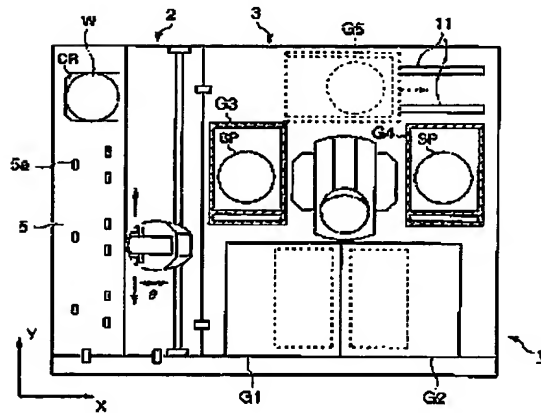
(21)

特開2001-351848

【図18】



【図19】



フロントページの続き

(72)発明者 大倉 淳

熊本県菊池郡菊陽町埴久礼2655番地 東京  
エレクトロン九州株式会社熊本事業所内

Fターム(参考) 5F031 CA02 CA05 DA01 FA01 FA07

FA11 FA12 FA15 GA47 GA48

GA49 HA08 HA33 JA01 JA22

JA46 KA03 MA02 MA03 MA24

MA26 MA30 NA03 NA16 NA17

NA20 PA04

5F046 AA17 DA29 JA22 KA07 LA11

LA18